

(19) 日本国特許庁 (JP)

(12) 公表特許公報 (A)

(11) 特許出願公表番号

特表2015-500561

(P2015-500561A)

(43) 公表日 平成27年1月5日 (2015. 1. 5)

(51) Int. Cl.	F I	テーマコード (参考)
H O 1 L 33/48 (2010. 01)	H O 1 L 33/00 4 O O	5 F O 4 7
H O 1 L 21/52 (2006. 01)	H O 1 L 21/52 C	5 F 1 4 2

審査請求 有 予備審査請求 未請求 (全 45 頁)

(21) 出願番号 特願2014-542348 (P2014-542348) (86) (22) 出願日 平成24年11月8日 (2012. 11. 8) (85) 翻訳文提出日 平成26年7月16日 (2014. 7. 16) (86) 国際出願番号 PCT/US2012/064221 (87) 国際公開番号 W02013/074373 (87) 国際公開日 平成25年5月23日 (2013. 5. 23) (31) 優先権主張番号 61/561, 706 (32) 優先日 平成23年11月18日 (2011. 11. 18) (33) 優先権主張国 米国 (US) (31) 優先権主張番号 61/594, 919 (32) 優先日 平成24年2月3日 (2012. 2. 3) (33) 優先権主張国 米国 (US) (31) 優先権主張番号 61/597, 109 (32) 優先日 平成24年2月9日 (2012. 2. 9) (33) 優先権主張国 米国 (US)	(71) 出願人 514123347 ルクスビュー テクノロジー コーポレイ ション アメリカ合衆国 カリフォルニア州 9 5 O 5 4 サンタ クララ ワイヤット ド ライブ 1 7 O 5 (74) 代理人 100092093 弁理士 辻居 幸一 (74) 代理人 100082005 弁理士 熊倉 禎男 (74) 代理人 100067013 弁理士 大塚 文昭 (74) 代理人 100086771 弁理士 西島 孝喜
---	--

最終頁に続く

(54) 【発明の名称】 マイクロデバイス転写ヘッドのヒータアセンブリ及びマイクロデバイスを転写する方法

(57) 【要約】

マイクロデバイス及びマイクロデバイスのアレイを転写する方法を開示する。接着層に接続されたマイクロデバイスを搬送するキャリア基板が接着層の液相線温度よりも低い温度に加熱され、転写ヘッドが接着層の液相線温度よりも高い温度に加熱される。マイクロデバイスが転写ヘッドと接触すると、転写ヘッドからの熱が接着層内に伝導して接着層を少なくとも部分的に融解させる。転写ヘッドに印加された電圧が、キャリア基板からマイクロデバイスをピックアップするグリップ力を生じさせる。

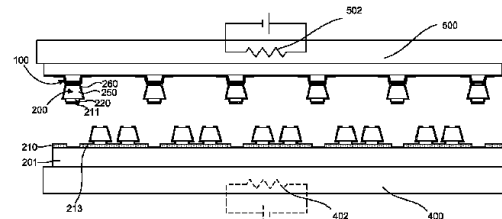


FIG. 38

【特許請求の範囲】**【請求項 1】**

マイクロデバイスを転写する方法であって、
接着層に接続されたマイクロデバイスを搬送するキャリア基板を、前記接着層の液相線温度よりも低い温度に加熱する工程と、
転写ヘッドを前記接着層の前記液相線温度よりも高い温度に加熱する工程と、
前記マイクロデバイスを転写ヘッドに接触させる工程であって、前記転写ヘッドから前記接着層内へと熱を伝導させて前記接着層を少なくとも部分的に融解させる、前記接触させる工程と、
前記転写ヘッドに電圧を印加して前記マイクロデバイスに対してグリップ圧力を生じさせる工程と、
前記転写ヘッドによって前記マイクロデバイスをピックアップする工程と、
前記マイクロデバイスを転写先基板と接触させる工程と、
前記マイクロデバイスを前記転写先基板上にリリースする工程と、
を含む、方法。

【請求項 2】

前記キャリア基板を加熱する工程が、前記キャリア基板を前記接着層の前記液相線温度よりも 1 ～ 10 低い温度に加熱する工程を含む、請求項 1 に記載の方法。

【請求項 3】

前記転写ヘッドを加熱する工程が、前記転写ヘッドを前記接着層の前記液相線温度よりも 1 ～ 150 高い温度に加熱する工程を含む、請求項 1 に記載の方法。

【請求項 4】

前記転写ヘッドを加熱する工程が、前記転写ヘッドを前記接着層の前記液相線温度よりも 1 ～ 50 高い温度に加熱する工程を含む、請求項 1 に記載の方法。

【請求項 5】

前記マイクロデバイス転写ヘッドが、
ベース基板と、
側壁を含むメサ形構造体と、
前記メサ形構造体を覆って形成された電極と、
前記電極を覆う誘電体層と、
を含む、請求項 1 に記載の方法。

【請求項 6】

前記マイクロデバイスが、
マイクロ p - n ダイオードと、
前記マイクロ p - n ダイオードと前記キャリア基板上の接着層との間の金属被覆層と、
を含むマイクロ LED デバイスである、請求項 1 に記載の方法。

【請求項 7】

前記マイクロデバイスをピックアップする工程が、前記マイクロ p - n ダイオード、前記金属被覆層、及び前記接着層の一部をピックアップする工程を含む、請求項 6 に記載の方法。

【請求項 8】

共形誘電体バリア層が、前記マイクロ p - n ダイオードの側壁及び前記マイクロ p - n ダイオードの底面にまで広がっている、請求項 7 に記載の方法。

【請求項 9】

前記マイクロ p - n ダイオードの前記底面の下方で前記共形誘電体バリア層の一部を裂く工程を更に含む、請求項 8 に記載の方法。

【請求項 10】

前記転写先基板を全体的に加熱する工程を更に含む、請求項 1 に記載の方法。

【請求項 11】

マイクロデバイスが前記転写先基板上にリリースされる場合に、前記転写先基板を局所

的に加熱する工程を更に含む、請求項 1 に記載の方法。

【請求項 1 2】

マイクロデバイスのアレイを転写する方法であって、
接着層の複数の場所に接続されたマイクロデバイスのアレイを搬送する基板を前記接着層の液相線温度に加熱する工程と、

転写ヘッドのアレイを前記接着層の前記液相線温度よりも高い温度に加熱する工程と、
前記マイクロデバイスのアレイを前記転写ヘッドのアレイと接触させる工程であって、
前記転写ヘッドのアレイから前記接着層の前記複数の場所内に熱を伝導させて前記接着層の前記複数の場所の部分を少なくとも部分的に融解させる、前記接触させる工程と、

前記転写ヘッドのアレイの一部分に選択的に電圧を印加する工程と、
前記転写ヘッドのアレイのうちの前記部分によって前記マイクロデバイスのアレイの対応する部分をピックアップする工程と、

転写先基板を前記マイクロデバイスのアレイのうちの前記部分と接触させる工程と、
前記マイクロデバイスのアレイのうちの前記部分を少なくとも 1 つの転写先基板上に選択的にリリースする工程と、

を含む、方法。

【請求項 1 3】

前記転写ヘッドのアレイが、
ベース基板と、
メサ形構造体のアレイであって、各メサ形構造体が側壁及び前記メサ形構造体を覆って形成された電極を含む、前記メサ形構造体のアレイと、

前記メサ形構造体のアレイ及び各メサ形構造体を覆って形成された各電極を覆う誘電体層と、

を含む、請求項 1 2 に記載の方法。

【請求項 1 4】

前記キャリア基板を加熱する工程が、前記キャリア基板を前記接着層の前記液相線温度よりも 1 ～ 10 低い温度に加熱する工程を含む、請求項 1 2 に記載の方法。

【請求項 1 5】

前記接着層の前記複数の場所を前記接着層の前記液相線温度よりも 1 ～ 10 低い前記温度に全体的に加熱する工程を含む、請求項 1 4 に記載の方法。

【請求項 1 6】

前記接着層の前記複数の場所を前記接着層の前記液相線温度よりも 1 ～ 10 低い前記温度に局所的に加熱する工程を含む、請求項 1 4 に記載の方法。

【請求項 1 7】

前記転写ヘッドのアレイを加熱する工程が、前記転写ヘッドのアレイを前記接着層の前記液相線温度よりも 1 ～ 150 高い温度に加熱する工程を含む、請求項 1 1 に記載の方法。

【請求項 1 8】

前記転写ヘッドのアレイを加熱する工程が、前記転写ヘッドを前記接着層の前記液相線温度よりも 1 ～ 50 高い温度に加熱する工程を含む、請求項 1 1 に記載の方法。

【請求項 1 9】

前記マイクロデバイスのアレイ内の各マイクロデバイスが、
マイクロ p - n ダイオードと、
前記マイクロ p - n ダイオードと前記キャリア基板上の接着層との間の金属被覆層と、
を含むマイクロ LED デバイスである、請求項 1 1 に記載の方法。

【請求項 2 0】

前記マイクロデバイスのアレイをピックアップする工程が、前記マイクロ p - n ダイオード、前記金属被覆層、及び前記マイクロデバイスのアレイ内の各マイクロデバイスのための前記接着層の前記複数の場所の一部分をピックアップする工程を含む、請求項 1 9 に記載の方法。

10

20

30

40

50

【請求項 2 1】

共形誘電体バリア層が、前記マイクロ p - n ダイオードの各々の側壁及び底面にまで広がっている、請求項 2 0 に記載の方法。

【請求項 2 2】

前記共形誘電体バリア層の一部分を各マイクロ p - n ダイオードの前記底面の下方の別個の場所で裂く工程を更に含む、請求項 2 1 に記載の方法。

【請求項 2 3】

前記転写先基板を全体的に加熱する工程を更に含む、請求項 1 2 に記載の方法。

【請求項 2 4】

マイクロデバイスのアレイが前記転写先基板上にリリースされる場合に、前記転写先基板を局所的に加熱する工程を更に含む、請求項 1 2 に記載の方法。

【発明の詳細な説明】**【技術分野】****【0 0 0 1】**

(関連出願)

本願は、この参照により全開示が本明細書内に組み込まれる、2011年11月18日付で出願された米国特許仮出願第61/561,706号、2012年2月3日付で出願された米国特許仮出願第61/594,919号、2012年2月9日付で出願された米国特許仮出願第61/597,109号、及び2012年2月10日付で出願された米国特許仮出願第61/597,658号の優先権を主張するものである。

【0 0 0 2】

本発明は、マイクロデバイスに関する。より具体的には、本発明の実施形態は、マイクロデバイス転写ヘッドを用いて1つ以上のマイクロデバイスを転写先基板 (receiving substrate) に転写する (transfer) 方法に関する。

【背景技術】**【0 0 0 3】**

集積化及びパッケージングの問題は、無線 (RF) 微小電気機械システム (MEMS) マイクロスイッチ、発光ダイオード (LED) ディスプレイシステム、及び MEMS 発振器又は水晶発振器などのマイクロデバイスの商品化の主な障害の一つである。

【0 0 0 4】

デバイスを転写する従来の技術には、転写ウェーハから転写先ウェーハへのウェーハ接着による転写が含まれる。このような一実施方法として、デバイスのアレイを転写ウェーハから転写先ウェーハに接着させた後に転写ウェーハを取り除く1つの工程を伴う「直接捺染」がある。このような実施の別の方法としては、2つの接着 / 剥離工程を必要とする「転写捺染」がある。転写捺染では、転写ウェーハがドナーウェーハからデバイスのアレイをピックアップし、次にデバイスのアレイを転写先ウェーハに接着した後に転写ウェーハを取り除くことができる。

【0 0 0 5】

転写工程においてデバイスを選択的に接着し剥離することのできる、幾つかの捺染工程の変型が開発されている。直接捺染及び転写捺染の従来技術並びにその変型のどちらにおいても、転写先ウェーハにデバイスを接着した後に、転写ウェーハがデバイスから剥離される。更に、デバイスのアレイを有する転写ウェーハ全体が転写工程に関わる。

【発明の概要】**【0 0 0 6】**

マイクロデバイス転写ヘッド及びヘッドアレイ、並びに1つ以上のマイクロデバイスを転写先基板に転写する方法を開示する。例えば、転写先基板は、ディスプレイ基板、照明基板、トランジスタ若しくは集積回路 (IC) のような機能デバイスを有する基板、又は金属再配線を有する基板であることができるが、これらに限定されるものではない。

【0 0 0 7】

一実施形態において、マイクロデバイス転写ヘッドは、ベース基板、側壁を含むメサ形

10

20

30

40

50

構造体、メサ形構造体を覆って形成された少なくとも1つの電極、及び電極を覆う誘電体層を含む。例えば、マイクロデバイス転写ヘッドは、単極又は双極の電極構造体を組み込むことができる。メサ形構造体は、ベース基板とは別個に、又はこれと一体的に形成することができる。側壁はテーパ形状であり、ベース基板から離れて、メサ形構造体の上面に突出することができ、電極は上面の上に形成される。電極リード線は、ベース基板内の配線と接触し、マイクロデバイス転写ヘッドを静電グリッパアセンブリの作動電子装置に接続するために、電極から延出することができる。電極リード線は、メサ形構造体の上面上の電極から、メサ形構造体の側壁に沿って伸びることができる。あるいは、電極リード線は、メサ形構造体の下を伸び、メサ形構造体の中を電極まで貫通するビアに接続することができる。

10

【0008】

電極及び電極リード線は、堆積された誘電体層で覆うことができる。誘電体層の好適な材料としては、酸化アルミニウム (Al_2O_3) 及び酸化タantal (Ta_2O_5) が挙げられるが、これらに限定されるものではない。誘電体層が堆積されるので、電極及び電極リード線は、プラチナ及び耐熱金属又はチタンタングステン (TiW) などの耐熱金属合金のような高融点金属をはじめとする、高い堆積温度に耐え得る材料で形成することができる。

【0009】

一実施形態において、マイクロデバイスを転写する方法は、転写ヘッドをキャリア基板に接続されたマイクロデバイスの上に配置する工程を含む。マイクロデバイスが転写ヘッドと接触し、転写ヘッド内の電極に電圧が印加されてマイクロデバイスに対してグリッパ圧力が生じる。転写ヘッドがマイクロデバイスをピックアップし、次にマイクロデバイスを転写先基板上にリリースする。電圧は、マイクロデバイスが転写ヘッドと接触する前、接触する過程、又は接触した後に、電極に印加することができる。電圧は、定電流電圧又は交流電圧であってよい。一実施形態では、交流電圧が双極電極構造体に印加される。一実施形態では、マイクロデバイスをピックアップする前に、又はその過程で、マイクロデバイスをキャリア基板に接続する接着層内で相転移を生じさせる作業が追加的に実行される。

20

【0010】

一実施形態において、接着層は、マイクロデバイスをピックアップする前に、又はその過程で加熱され、接着層内で固体から液体への相転移が生じる。作業条件次第では、マイクロデバイスと共に接着層のかなりの部分をピックアップし、転写することができる。ピックアップ時、転写時、転写先基板との接触時、並びにマイクロデバイス及び接着層の部分の転写先基板上でのリリース時に、接着層の部分の相を制御するための様々な作業を行うことができる。例えば、マイクロデバイスと共にピックアップされた接着層の部分は、転写先基板との接触時及び転写先基板上へのリリース作業時には液体状態に維持することができる。別の実施形態において、接着層の部分は、ピックアップされた後に固相にまで冷却させることができる。例えば、接着層の部分は、転写先基板と接触する前に、又は接触する過程で、固相であることができ、リリース作業の過程で再び液体状態に融解することができる。本発明の実施形態によれば、様々な温度サイクル及び物質相サイクルを実行することができる。

30

40

【0011】

一実施形態において、マイクロデバイスのアレイを転写する方法は、転写ヘッドのアレイをマイクロデバイスのアレイの上に配置する工程を含む。マイクロデバイスのアレイが転写ヘッドのアレイと接触し、転写ヘッドのアレイの一部に電圧が選択的に印加される。電圧を選択的に印加する工程は、アレイ内の転写ヘッドの全てに、又はアレイ内の全てよりも少ない数の転写ヘッドに対応する部分に電圧を印加する工程を含むことができる。次に、マイクロデバイスのアレイの対応する部分が転写ヘッドのアレイの部分によってピックアップされ、マイクロデバイスのアレイの部分が少なくとも1つの転写先基板上に選択的にリリースされる。一実施形態において、転写ヘッド又はマイクロデバイスの何れ

50

かの接触面上に存在する可能性のある一切の微粒子を除去するために、接触しようとする過程においてマイクロデバイスのアレイの上で転写ヘッドのアレイを擦ることができる。一実施形態において、マイクロデバイスのアレイをピックアップする前に、マイクロデバイスのアレイをキャリア基板に接続する接着層の横方向の別個の場所のアレイ内で相転移が生じる。

【0012】

一実施形態において、マイクロデバイス転写ヘッドアレイを製造する方法は、各メサ形構造体が側壁を含むメサ形構造体のアレイをベース基板上に形成する工程を含む。各メサ形構造体を覆って別個の電極が形成され、メサ形構造体のアレイ及び各電極を覆って誘電体層が堆積される。一実施形態において、誘電体層は、原子層成長法（ALD）によって堆積され、ピンホールを含まないようにすることができる。誘電体層は、1つの誘電体層又は複数の誘電体層を含むことができる。対応する各々のメサ形構造体を覆う別個の電極を形成する前に、必要に応じて、ベース基板及びメサ形構造体のアレイを覆う共形不活性化層を成長させ、又は堆積させてもよい。一実施形態において、誘電体層を覆って形成され、メサ形構造体の各々を囲む、導電性接地平面が形成される。

10

【0013】

一実施形態において、マイクロデバイスを転写する方法は、接着層に接続されたマイクロデバイスを搬送するキャリア基板を接着層の液層温度よりも低い温度に加熱する工程と、転写ヘッドを接着層の液層温度よりも高い温度に加熱する工程とを含む。マイクロデバイスに転写ヘッドが接触し、熱が転写ヘッドから接着層内へと伝導して接着層を少なくとも部分的に融解する。転写ヘッドに電圧が印加されることでマイクロデバイスに対してグリップ圧力が生じ、転写ヘッドがマイクロデバイスをピックアップする。次に、マイクロデバイスを転写先基板と接触させ、その上にリリースすることができる。転写工程を補助するために、転写先基板を全体的に、又は局所的に加熱してもよい。

20

【0014】

一実施形態において、マイクロデバイスのアレイを転写する方法は、接着層の複数の場所に接続されたマイクロデバイスのアレイを搬送する基板を接着層の液相線温度よりも低い温度に加熱する工程と、転写ヘッドのアレイを接着層の液相線温度よりも高い温度に加熱する工程とを含む。マイクロデバイスのアレイが転写ヘッドのアレイと接触し、転写ヘッドのアレイから接着層の複数の場所内に熱が伝導して接着層の複数の場所の部分を少なくとも部分的に融解する。転写ヘッドのアレイの一部分に電圧が選択的に印加され、転写ヘッドのアレイのうちのこの部分によって、マイクロデバイスのアレイのうちのこれに対応する部分がピックアップされる。次に、マイクロデバイスのアレイのうちのこの部分を少なくとも1つの転写先基板に接触させ、その上に選択的にリリースすることができる。転写工程を補助するために、転写先基板を全体的に、又は局所的に加熱してもよい。

30

【0015】

一実施形態において、マイクロデバイス及びマイクロデバイスのアレイはマイクロLEDデバイスであり、その各々がマイクロp-nダイオード、及びマイクロp-nダイオードと基板上に形成された接着層との間の金属被覆層を含んでいる。マイクロLEDデバイス及びマイクロLEDデバイスのアレイをピックアップする工程は、マイクロp-nダイオード、金属被覆層、及び接着層の一部分をピックアップする工程を含むことができる。共形誘電体バリア層は、マイクロp-nダイオードの側壁及びマイクロp-nダイオードの底面にまで広がることができる。共形誘電体バリア層は、マイクロp-nダイオードの底面の下方で裂くことができる。

40

【図面の簡単な説明】

【0016】

【図1】本発明の一実施形態に係る、様々な寸法のマイクロデバイスをピックアップするために表面張力を克服するのに必要な圧力を示すグラフの図である。

【図2】本発明の一実施形態に係る、ピックアップ作業中に生じる表面張力とギャップ距離の増加との関係のグラフの図である。

50

【図 3】本発明の一実施形態に係る、様々な引き上げ速度のピックアップ作業中に生じる粘性圧力 (viscous force pressure) とギャップ距離の増加との関係のグラフの図である。

【図 4】本発明の一実施形態に係る、転写ヘッドがマイクロデバイスから撤収されるときに転写ヘッドによってマイクロデバイスに加えられるグリップ圧力を示す、モデル解析によって得られたグラフの図である。

【図 5】本発明の一実施形態に係る単極マイクロデバイス転写ヘッドの側面断面図である。

【図 6】本発明の一実施形態に係る単極マイクロデバイス転写ヘッドの等角図である。

【図 7】本発明の一実施形態に係る、双極マイクロデバイス転写ヘッドの側面断面図である。

【図 8】本発明の一実施形態に係る、双極マイクロデバイス転写ヘッドの等角図である。

【図 9】本発明の一実施形態に係る、双極マイクロデバイス転写ヘッドの平面図である。

【図 10】本発明の一実施形態に係る、双極マイクロデバイス転写ヘッドの平面図である。

【図 11】本発明の一実施形態に係る、導電性ビアを含む双極マイクロデバイス転写ヘッドの等角図である。

【図 12】本発明の一実施形態に係る、双極マイクロデバイス転写ヘッドアレイの等角図である。

【図 13】本発明の一実施形態に係る、導電性接地平面を含む双極マイクロデバイス転写ヘッドアレイの等角図である。

【図 14】本発明の一実施形態に係る、導電性接地平面を含む双極マイクロデバイス転写ヘッドアレイの側面断面図である。

【図 15】本発明の一実施形態に係る、キャリア基板からマイクロデバイスをピックアップし、転写先基板に転写する方法を例示するフローチャートである。

【図 16】本発明の一実施形態に係る、双極電極の間に印加された交流電圧の模式図である。

【図 17】本発明の一実施形態に係る、双極電極の間に印加されている定電圧の模式図である。

【図 18】本発明の一実施形態に係る単極電極に印加されている定電圧の模式図である。

【図 19】マイクロ p - n ダイオードの上面よりも狭い幅を有する接触開口部を含む、様々なマイクロ LED 構造体の側面断面図である。

【図 20】マイクロ p - n ダイオードの上面よりも広い幅を有する接触開口部を含む、様々なマイクロ LED 構造体の側面断面図である。

【図 21】マイクロ p - n ダイオードの上面と同じ幅を有する接触開口部を含む、様々なマイクロ LED 構造体の側面断面図である。

【図 22】本発明の一実施形態に係るウィッキングした接着層の側面断面図である。

【図 23 A】本発明の実施形態に係るキャリアウエーハ及びマイクロ LED デバイスのアレイの平面図及び側面断面図を含んでいる。

【図 23 B】本発明の実施形態に係るキャリアウエーハ及びマイクロ LED デバイスのアレイの平面図及び側面断面図を含んでいる。

【図 24】本発明の一実施形態に係る、キャリア基板からマイクロデバイスをピックアップし、転写先基板に転写する方法を例示するフローチャートである。

【図 25】本発明の一実施形態に係る、キャリア基板からマイクロデバイスのアレイをピックアップし、少なくとも 1 つの転写先基板に転写する方法を例示するフローチャートである。

【図 26】本発明の一実施形態に係る、マイクロ LED デバイスのアレイと接触しているマイクロデバイス転写ヘッドのアレイの側面断面図である。

【図 27】本発明の一実施形態に係る、マイクロ LED デバイスのアレイと接触しているマイクロデバイス転写ヘッドのアレイの側面断面図である。

10

20

30

40

50

【図 28】本発明の一実施形態に係る、マイクロ LED デバイスのアレイをピックアップしているマイクロデバイス転写ヘッドのアレイの側面断面図である。

【図 29】本発明の一実施形態に係る、マイクロ LED デバイスのアレイの一部分をピックアップしているマイクロデバイス転写ヘッドのアレイの側面断面図である。

【図 30】本発明の一実施形態に係る、マイクロ LED デバイスのアレイが転写先基板の上方に配置されているマイクロデバイス転写ヘッドのアレイの側面断面図である。

【図 31】本発明の一実施形態に係る、転写先基板上に選択的にリリースされたマイクロデバイスの側面断面図である。

【図 32】本発明の一実施形態に係る、キャリア基板からマイクロデバイスをピックアップし、転写先基板に転写する方法を例示するフローチャートである。

10

【図 33A】本発明の一実施形態に係る横方向に連続した接着層の少なくとも部分的に融解した場所の側面断面図である。

【図 33B】本発明の一実施形態に係る横方向に連続した接着層の少なくとも部分的に融解した場所の側面断面図である。

【図 34A】本発明の一実施形態に係る接着層の、少なくとも部分的に融解した横方向の別個の場所の側面断面図である。

【図 34B】本発明の一実施形態に係る接着層の、少なくとも部分的に融解した横方向の別個の場所の側面断面図である。

【図 35A】本発明の一実施形態に係るポスト上の接着層の少なくとも部分的に融解した横方向の別個の場所の側面断面図である。

20

【図 35B】本発明の一実施形態に係るポスト上の接着層の少なくとも部分的に融解した横方向の別個の場所の側面断面図である。

【図 36】本発明の一実施形態に係る、キャリア基板からマイクロデバイスのアレイをピックアップし、少なくとも 1 つの転写先基板に転写する方法を例示するフローチャートである。

【図 37】本発明の一実施形態に係る、マイクロ LED デバイスのアレイと接触しているマイクロデバイス転写ヘッドのアレイの側面断面図である。

【図 38】本発明の一実施形態に係る、マイクロ LED デバイスのアレイをピックアップしているマイクロデバイス転写ヘッドのアレイの側面断面図である。

【図 39】本発明の一実施形態に係る、マイクロ LED デバイスのアレイが転写先基板の上方に配置されているマイクロデバイス転写ヘッドのアレイの側面図である。

30

【図 40】本発明の一実施形態に係る、転写先基板上に選択的にリリースされたマイクロ LED デバイスのアレイの側面図である。

【発明を実施するための形態】

【0017】

本発明の実施形態は、マイクロデバイス転写ヘッド及びヘッドアレイ、並びにマイクロデバイス及びマイクロデバイスのアレイを転写先基板に転写する方法について説明する。例えば、転写先基板は、ディスプレイ基板、照明基板、トランジスタ若しくは集積回路 (IC) のような機能デバイスを有する基板、又は金属再配線を有する基板であることができるが、これらに限定されるものではない。実施形態によっては、本明細書内で説明するマイクロデバイス及びマイクロデバイスのアレイは、図 19 ~ 図 21 に図示したマイクロ LED デバイス構造体、並びに関連する米国特許仮出願第 61 / 561, 706 号及び米国特許仮出願第 61 / 594, 919 号に記載されているものの何れかであることができる。本発明の実施形態の幾つかは特にマイクロ LED について説明しているが、本発明の実施形態はこれに限定されるものではなく、特定の実施形態はダイオード、トランジスタ、IC、及び MEMS のような他のマイクロデバイスにも適用できることが理解されるべきである。

40

【0018】

種々の実施形態において、図を参照して説明がなされている。しかしながら、特定の実施形態は、これらの具体的な詳細のうちの 1 つ以上を伴わずに、又はその他の既知の方法

50

及び構成との組み合わせで実施することができる。以下の説明において、本発明の完全な理解を提供するために、具体的な構成、寸法、及び工程などの数多くの具体的な詳細が明らかにされている。他の例では、本発明を不必要にあいまいにしないために、半導体の周知の工程及び製造技術について特に詳細な説明を行っていない。本明細書全体を通して「一実施形態 (one embodiment)」、「一実施形態 (an embodiment)」などへの言及は、その実施形態に関連して説明される特定の機構、構造、構成、若しくは特性が、本発明の少なくとも1つの実施形態に含まれることを意味する。したがって、本明細書全体を通じて各所にある「一実施形態において」、「一実施形態」などの記述は、必ずしも本発明の同一の実施形態を指すものではない。更に、特定の機構、構造、構成、又は特性は、1つ以上の実施形態の中で任意の好適な方法で組み合わせることができる。

10

【0019】

本明細書内で使用される「を覆う」、「に対して」、「との間」、及び「の上」という言葉は、他の層に対する1つの層の相対的な位置の言及である場合がある。別の層「を覆って」若しくは「の上に」、又は「に対して」接着された1つの層は、他方の層と直接接触している場合もあれば、1つ以上の介在層を有する場合もある。層と層「との間」の1つの層は、両方の層と直接接触している場合もあれば、1つ以上の介在層を有する場合もある。

【0020】

本明細書内で使用される「マイクロ」デバイス又は「マイクロ」LED構造体という言葉は、本発明の実施形態に係る特定のデバイス又は構造体の記述的大きさを指す場合がある。本明細書内で使用されるとき、「マイクロ」デバイス又は構造体という言葉は、1 ~ 100 μm の尺度を指すことが意図されている。しかしながら、本発明の実施形態は必ずしもこれに限定されず、これら実施形態の特定の態様はより大きな尺度又は場合によってはより小さな尺度に適用できる場合があることが理解されるべきである。

20

【0021】

一態様において、本発明の実施形態は、転写ヘッドのアレイを用いて既製のマイクロデバイスのアレイを大量転写する方法について説明する。例えば、既製のマイクロデバイスは、発光用LED、論理及びメモリ用シリコンIC、及び無線(RF)通信用のガリウムヒ素(GaAs)回路などであり、かつこれらに限定されない特定の機能性を有することができる。実施形態によっては、ピックアップされる状態にあるマイクロLEDデバイスのアレイは、10 μm × 10 μm のピッチ又は5 μm × 5 μm のピッチを有するとして記述されている。これらの密度では、例えば6インチ基板であれば、約1億6千5百万個の10 μm × 10 μm のピッチでマイクロLEDデバイス、又は約6億6千万個の5 μm × 5 μm のピッチでマイクロLEDデバイスを収容することができる。マイクロLEDデバイスのアレイをピックアップして転写先基板に転写するために、対応するマイクロLEDデバイスのアレイのピッチの整数倍に合致する転写ヘッドのアレイを含む転写ツールを使用することができる。この方法では、マイクロディスプレイから大面積ディスプレイまでの任意の大きさの基板を含む異種機能集積システム(heterogeneously integrated system)内に、高速の転写速度で、マイクロLEDデバイスを集積し、組み立てることが可能である。例えば、1 cm × 1 cmのマイクロデバイス転写ヘッドのアレイであれば、100,000個よりも多くのマイクロデバイスをピックアップして転写することができ、マイクロデバイス転写ヘッドのより大きなアレイであれば更に多くのマイクロデバイスを転写することが可能である。転写ヘッドのアレイ内の各転写ヘッドはまた、個別に制御可能とすることができ、これによりマイクロデバイスの選択的なピックアップ及びリリースが可能となる。

30

40

【0022】

一態様において、本発明の実施形態は、特定の理論に限定されることなく、相反する電荷の引力を利用してマイクロデバイスをピックアップする静電グリッパの原理に従って動作するマイクロデバイス転写ヘッド及びヘッドアレイを説明する。本発明の実施形態によれば、マイクロデバイスに対するグリッパ力を発生させてマイクロデバイスをピックアップ

50

するために、マイクロデバイス転写ヘッドにはプルイン電圧が印加される。グリップ力は、帯電しているプレートの面積に比例するので、圧力として計算される。理想的な静電理論に従えば、単極電極と導電性基板との間の非導電性の誘電体層は、下記式(1)においてパスカル(Pa)の単位で表されるグリップ圧力を生じさせる。

$$P = [\epsilon_0 / 2] [V \epsilon_r / d]^2 \quad \text{---- (1)}$$

式中、 $\epsilon_0 = 8.85 \cdot 10^{-12}$ 、Vはボルト(V)の単位で表される電極 - 基板間電圧、 ϵ_r は誘電率、及びdはメートル(m)の単位で表される誘電体の厚さである。2本のグリップ電極を使用する双極グリップでは、上記式の電圧(V)は電極AとBとの間の電圧の半分、即ち $[V_A - V_B] / 2$ である。基板の電位は、平均電位、即ち $[V_A + V_B] / 2$ に中心がある。この平均値は、通常、 $V_A = [-V_B]$ となり、ゼロである。

【0023】

別の態様において、本発明の実施形態は、特定の加工及び取扱い作業中にマイクロデバイスをキャリア基板上に維持することができ、またピックアップ作業時には、相転移を経てマイクロデバイスを保持できる一方で容易にリリースすることもできる媒質を提供する接着層を説明する。例えば、接着層は、ピックアップ作業前又は作業中に接着層が固体状態から液体状態へと相転移を経るように、再溶融可能又は再流動化可能とすることができる。液体状態では、接着層は、キャリア基板上にマイクロデバイスを保持できると共に、マイクロデバイスを容易にリリースできる媒質も提供する。特定の理論に限定されなく、キャリア基板からマイクロデバイスをピックアップするために必要なグリップ圧力を決定する上で、グリップ圧力は、マイクロデバイスをキャリア基板に保持する力を超えるべきであり、この力には、表面張力、毛管力、粘性効果、弾性回復力、ファンデルワールス力、スティクション、及び重力が挙げることができるが、これらに限定されない。

【0024】

本発明の実施形態によれば、マイクロデバイスの寸法が特定の範囲よりも小さくなると、マイクロデバイスをキャリア基板に保持する液体接着層の表面張力が、マイクロデバイスを保持しているその他の力よりも優勢となる場合がある。図1は、モデル解析によって得られた一実施形態のグラフの図であり、156.7の融解温度で560 mN/mの表面張力を有する液体インジウム(In)接着層を前提として、様々な寸法のマイクロデバイスをピックアップするために表面張力の力を克服するのに必要とされる圧力を示している。例えば、図1を参照すると、 $10 \mu\text{m} \times 10 \mu\text{m}$ 幅の例示的なマイクロデバイスは、156.7の融解温度で560 mN/mの液体表面張力を有するインジウム接着層によって、約2.2気圧(atm)の表面張力圧でキャリア基板上に保持される。これは、重力による圧力(幅 $10 \mu\text{m} \times 10 \mu\text{m}$ 、高さ $3 \mu\text{m}$ の例示的な窒化ガリウム(GaN)の一片には約 1.8×10^{-6} atmが掛かる)よりも著しく大きい。

【0025】

また、表面張力圧及び粘性効果も、ピックアップ作業時には動的である場合がある。図2は、モデル解析によって得られた一実施形態のグラフの図であり、溶融インジウム(In)接着層によってキャリア基板上に保持された、 $10 \mu\text{m} \times 10 \mu\text{m}$ 幅の例示的なマイクロデバイスをピックアップする作業中に生じる表面張力とギャップ距離の増加との関係を示している。図2内で参照されるx軸上のギャップ距離は、マイクロデバイスの底部とキャリア基板との間の距離であり、In接着層の溶融していないときの厚さに対応する $2 \mu\text{m}$ から始まっている。図2に図示するように、y軸上の2.2 atmの表面張力圧は、ピックアップ作業の開始時のグリップ圧力によって初期の段階で克服される。次にマイクロデバイスがキャリア基板から持ち上げられると表面張力は急激に低下し、マイクロデバイスがキャリア基板から更に離れて持ち上げられるに従って圧力は横ばいとなる。

【0026】

図3は、モデル解析によって得られた一実施形態のグラフの図であり、溶融インジウム(In)接着層によってキャリア基板上に保持された、 $10 \mu\text{m} \times 10 \mu\text{m}$ の例示的なマ

マイクロデバイスの様々な引き上げ速度でのピックアップ作業中に生じる粘性圧力 (a t m) とギャップの距離 (μm) の増加との関係を示している。図 3 内で参照されるギャップ距離は、マイクロデバイスの底部とキャリア基板との間の距離であり、I n 接着層の溶融していないときの厚さに対応する 2 μm から始まっている。図示のとおり、粘性圧力は、0 . 1 mm / s のような、よりゆっくりとした持ち上げ速度のときよりも 1 , 0 0 0 mm / s のような、より速い持ち上げ速度のときによりはっきりと表れる。とはいえ、図 3 に図示した例示的な持ち上げ速度を用いた粘性効果から発生する圧力は、図 2 で発生し図示されている表面張力圧よりも著しく小さい。このことは、表面張力圧が、ピックアップ作業時のグリップ圧力が克服しなければならない優勢な圧力であることを示唆している。

【 0 0 2 7 】

マイクロデバイス転写ヘッドの誘電体層とマイクロデバイスの導電性の上面との間に大きさ (g) のエアギャップ (g) が存在する場合、式 (2) のグリップ圧力は以下のとおりとなる。

$$P = [\epsilon_0 / 2] [V \epsilon_r / (d + \epsilon_r g)]^2 \text{ ---- (2)}$$

【 0 0 2 8 】

微粒子の混入、反り、及び転写ヘッド若しくはマイクロデバイスの何れかの表面の位置ずれ、又は転写ヘッド若しくはマイクロデバイスの上の追加の層の存在 (例えばマイクロデバイスの導電性の上面の周りの共形誘電体バリア層のリップ) を含みかつこれらに限定されない様々な原因により、エアギャップは存在し得ると考えられる。一実施形態において、共形誘電体バリア層のリップは、接触開口部が形成されたところにエアギャップを生じさせ、転写ヘッドの誘電体層の、リップが存在するところの有効厚さを増加させる。

【 0 0 2 9 】

上記式 (1) 及び (2) から分かるように、マイクロデバイス転写ヘッドとピックアップされるべきマイクロデバイスとの間にエアギャップが存在しない場合は、より低い電圧を利用することができる。しかし、エアギャップが存在する場合は、空気の静電容量が誘電体層の静電容量と競合する可能性のある直列静電容量が存在する。ピックアップされるべきマイクロデバイスのアレイに対応して、これらの上方にあるマイクロデバイス転写ヘッドのアレイのうちの任意のもの同士の間の空気の静電容量の可能性を補正するために、より高い動作電圧、誘電性材料のより高い誘電率、又はより薄い誘電性材料を使用して電界を最大化することができる。しかし、潜在的な誘電破壊及びアーク発生の故に、より高い電界の使用には限界がある。

【 0 0 3 0 】

図 4 は、モデル解析によって得られた一実施形態のグラフの図であり、転写ヘッドがマイクロデバイスの導電性の上面から撤収されるときに、エアギャップの大きさの増加に対応して転写ヘッドによってマイクロデバイスに加えられるグリップ圧力を示している。異なる線は、電界が一定に保たれた状態における、転写ヘッド上の T a ₂ O ₅ 誘電体層の 0 . 5 μm ~ 2 . 0 μm の異なる厚さに対応している。図示のように、これらの条件下では、約 1 nm (0 . 0 0 1 μm) 未満の大きさのエアギャップではグリップ圧力には有意な影響は見られず、条件によっては更に 1 0 nm (0 . 0 1 μm) の大きさであっても有意な影響は見られない。しかし、条件を変更することにより、許容できるエアギャップを増加させたり減少させたりすることができることが理解されるべきである。このように、本発明の幾つかの実施形態によれば、ピックアップ作業時にエアギャップの一定の大きさの許容誤差は発生し得、マイクロデバイス転写ヘッドとマイクロデバイスの導電性の上面との実際の接触は必ずしも必要ではない。

【 0 0 3 1 】

ここで、キャリア基板からマイクロデバイスをピックアップするために必要なグリップ圧力がキャリア基板上にマイクロデバイスを保持している圧力の合計 (並びにエアギャップに起因する一切の圧力低下) を超えるべきであると仮定すると、グリップ圧力の方程式

10

20

30

40

50

を解くことによって、動作電圧、誘電率、及びマイクロデバイス転写ヘッド内の誘電性材料の誘電体の厚さの相互関係を導き出すことが可能である。明瞭性を目的として、エアギャップの距離がゼロであると仮定すると、これは、単極電極については以下のとおりとなる。

$$\sqrt{P \cdot 2 / \epsilon_0} = V \epsilon_r / d \quad \text{---- (3)}$$

【 0 0 3 2 】

本発明の実施形態に係るグリップ圧力、電圧、誘電率、及び誘電体の厚さの相互依存性を例示するために、25 V ~ 300 Vの範囲の動作電圧における Al_2O_3 誘電材料及び Ta_2O_5 誘電材料に関する2 atm (202650 Pa) 及び20 atm (2026500 Pa) の望ましいグリップ圧力を得るための誘電体の厚さの値の計算値の例示的な範囲を、表1に提示する。提示した誘電率はおおよそその値であり、形成方法次第で値は異なる場合があることが理解される。

【表1】

誘電材料	電圧 (V)	誘電率、 ϵ_r (Hz ~ MHz の範囲)	誘電体の厚さ、d (マイクロメートル)
グリップ圧力=2 atm			
Al_2O_3	25	9.8	1.1
Al_2O_3	100	9.8	4.6
Al_2O_3	300	9.8	13.7
Ta_2O_5	25	25	2.9
Ta_2O_5	100	25	11.7
Ta_2O_5	300	25	35.0
グリップ圧力=20 atm			
Al_2O_3	25	9.8	0.4
Al_2O_3	100	9.8	1.4
Al_2O_3	300	9.8	4.3
Ta_2O_5	25	25	0.9
Ta_2O_5	100	25	3.7
Ta_2O_5	300	25	11.1

【 0 0 3 3 】

グリップ圧力は誘電体の厚さの逆二乗に比例するので、表1の誘電体の厚さの計算値は、所定の動作電圧において必要なグリップ圧力を実現するために形成できる最大厚さを表している。表1に提示された値よりも薄い厚さは、所定の動作電圧においてより高いグリップ圧力を生じさせることができるが、より薄い厚さは誘電体層全体に印加される電界を増加させ、これにより、誘電材料には、短絡を生じさせずに印加電界に十分に耐え得る絶縁耐力を有することが要求される。表1に提示したグリップ圧力、電圧、誘電率、及び誘電体の厚さの値は、本質的に例示であり、本発明の実施形態に係るマイクロデバイス転写ヘッドの動作範囲の根拠を提供するために提示されていることが理解されるべきである。表1に提示したグリップ圧力、電圧、誘電率、及び誘電体の厚さの値の関係は、理想的な静電理論に従って例示されており、本発明の実施形態はこれらに限定されるものではない。

【 0 0 3 4 】

図5を参照すると、本発明の一実施形態に係る単極マイクロデバイス転写ヘッド及びへ

ッドアレイの側面図が提示されている。図示のとおり、各単極デバイス転写ヘッド100は、ベース基板102、上面108及び側壁106を含むメサ形構造体104、メサ形構造体104を覆って形成され、上面109及び側壁107を含む、任意の不活性化層110、メサ形構造体104（及び任意の不活性化層110）を覆って形成された電極116、並びに電極116を覆う上面121を有する誘電体層120を含むことができる。ベース基板102は、シリコン、セラミックス、及びポリマーのように、構造的な支持を提供することのできる様々な材料から形成することができる。一実施形態において、ベース基板は、 $10^3 \sim 10^{18} \Omega \cdot \text{cm}$ の導電性を有する。ベース基板102は、更に、マイクロデバイス転写ヘッド100を静電グリッパアセンブリの作動電子装置に接続する配線（図示せず）を含むことができる。

10

【0035】

メサ形構造体104は好適な加工技術を用いて形成することができ、ベース基板102と同じ材料又は異なる材料から形成することができる。一実施形態において、メサ形構造体104は、例えばリソグラフィによるパターン形成及びエッチング技術、又は鋳造技術を用いることによってベース基板102と一体的に形成される。一実施形態において、メサ形構造体104のテーパ形状の側壁106を形成するために、異方性エッチング技術を利用することができる。別の実施形態において、メサ形構造体104は、ベース基板102の上面に堆積又は成長させ、パターン形成することができる。一実施形態において、メサ形構造体104は、シリコンなどの半導体基板を覆って形成され、パターン形成された二酸化ケイ素などの酸化膜である。

20

【0036】

一態様において、メサ形構造体104は、ピックアップ作業時に特定のマイクロデバイスをピックアップするための局所的な接触点を提供するように、ベース基板から離れて突出する輪郭を形成する。一実施形態において、メサ形構造体104は、約 $1 \mu\text{m} \sim 5 \mu\text{m}$ 、より具体的には約 $2 \mu\text{m}$ の高さを有する。メサ形構造体104の具体的な寸法は、ピックアップされるべきマイクロデバイスの具体的な寸法並びにメサ形構造体を覆って形成される全ての層の厚さに依存してもよい。一実施形態において、ベース基板102上のメサ形構造体104のアレイの高さ、幅、及び平面性は、ピックアップ作業時に各マイクロデバイス転写ヘッド100が対応する各マイクロデバイスと接触することができるように、ベース基板全体に亘って均一である。一実施形態において、各マイクロデバイス転写ヘッドの上面121の幅は、ピックアップ作業時に、転写ヘッドが、対応する目的のマイクロデバイスに隣接するマイクロデバイスと誤って接触することのないように、対応するマイクロデバイスアレイ内の各マイクロデバイスの上面の幅よりも僅かに広く、ほぼ同じ幅で、又は僅かに狭い。下記に更に詳細に説明するように、追加の層110、112、120はメサ形構造体104を覆って形成できるので、メサ形構造体の幅は、各マイクロデバイス転写ヘッドの上面121の幅が、対応するマイクロデバイスアレイ内の各マイクロデバイスの上面の幅よりも僅かに広く、ほぼ同じに、又は狭くなるように、これを覆う層の厚さの主要因となる場合がある。

30

【0037】

引き続き図5を参照して、メサ形構造体104は、平面であってもよい上面108と側壁106とを有する。一実施形態において、側壁106は、例えば、最大10度までのテーパ形状であってもよい。下記に更に説明するように、側壁106をテーパ形状にすると、電極116及び電極リード線114を形成する上で有益であり得る。次に、必要に応じて、ベース基板102及びメサ形構造体104のアレイを覆って不活性化層110を堆積又は成長させることができる。不活性化層110は、化学気相成長法（CVD）、スパッタリング、又は原子層成長法（ALD）のような様々な好適な技術によって堆積することができる。一実施形態において、不活性化層110は、酸化シリコン（ SiO_2 ）、酸化アルミニウム（ Al_2O_3 ）、又は酸化タンタル（ Ta_2O_5 ）などの、しかしこれらに限定されない $0.5 \mu\text{m} \sim 2.0 \mu\text{m}$ 厚の酸化物であってもよい。

40

【0038】

50

次に、メサ形構造体 104 のアレイ及び任意の不活性化層 110 を覆って導電層 112 を堆積し、パターン形成して電極 116 及び電極リード線 114 を形成することができる。例えば、基板を覆ってレジスト層を堆積させてパターン形成した後、金属層を堆積し、レジスト及び金属層のうちのレジスト上の部分を剥離することで所望のパターンを残す、リフトオフ技術を利用して電極 116 及び電極リード線 114 を形成することができる。あるいは、金属層を堆積させた後にパターン形成及びエッチングを実施して所望のパターンを実現することもできる。電極リード線 114 は、電極 116 からメサ形構造体 104 の上面 108 (及び任意の不活性化層 110 の上面 109) を覆って、メサ形構造体 104 の側壁 106 に沿って (かつ任意の不活性化層 110 の側壁 107 に沿って) 伸びることができる。電極 116 及び電極リード線 114 を形成するために使用される導電層 112 は、単一の層であってもよく、又は複数の層であってもよい。金属、金属合金、耐熱金属、及び耐熱金属合金などの様々な導電性材料を用いて導電層 112 を形成することができる。一実施形態において、導電層 112 は、最大 5 , 000 オングストローム (0 . 5 μm) の厚さを有する。一実施形態において、導電層 112 は、プラチナ又は耐熱金属若しくは耐熱金属合金のような高融点金属を含む。例えば、導電層は、プラチナ、チタン、バナジウム、クロム、ジルコニウム、ニオブ、モリブデン、ルテニウム、ロジウム、ハフニウム、タンタル、タングステン、レニウム、オスミウム、イリジウム、及びこれらの合金を含むことができる。一般に、耐熱金属及び耐熱金属合金はその他の金属よりも高い耐熱性及び耐摩耗性を呈する。一実施形態において、導電層 112 は、約 500 オングストローム (0 . 05 μm) 厚のチタンタングステン (TiW) 耐熱金属合金である。

10

20

【0039】

次に、誘電体層 120 が、電極 116 及びベース基板 102 上のその他の露出層を覆って堆積される。一実施形態において、誘電体層 120 は、マイクロデバイス転写ヘッド 100 に要求されるグリップ圧力を実現する好適な厚さ及び誘電率、並びに動作電圧で破壊されない十分な絶縁耐力を有する。誘電体層は、単一の層であってもよく、又は複数の層であってもよい。一実施形態において、誘電体層は 0 . 5 μm ~ 2 . 0 μm の厚さであるが、転写ヘッド 100 及びその下に位置するメサ形構造体 104 の特定の形状次第で厚さが増減してもよい。好適な誘電材料としては、酸化アルミニウム (Al_2O_3) 及び酸化タンタル (Ta_2O_5) を挙げることができるが、これらに限定されるものではない。上記の表 1 の参照に戻ると、22 V / μm ~ 71 V / μm の電界 (電圧を誘電体の厚さで除することによって決定される) が印加された Al_2O_3 誘電体層、及び 9 V / μm ~ 28 V / μm の電界が印加された Ta_2O_5 誘電体層の実施形態が提示されていた。本発明の実施形態によれば、誘電体層 120 は、動作中の転写ヘッドの短絡を回避するように、印加電界よりも大きな絶縁耐力を有している。誘電体層 120 は、化学気相成長法 (CVD)、原子層成長法 (ALD)、及びスパッタリングのような物理的気相成長法 (PVD) などの様々な好適な技術によって堆積することができる。誘電体層 120 は、更に、堆積後にアニール処理することができる。一実施形態において、誘電体層 120 は、少なくとも 400 V / μm の絶縁耐力を持っている。このような高い絶縁耐力により、例示的な表 1 に提示した計算上の厚さよりも薄い誘電体層を使用することを可能とすることができる。ALD のような技術を利用して、均一で、共形で、稠密で、かつ / 又はピンホールのない、良好な絶縁耐力を有する誘電体層を堆積することができる。また、複数の層を利用しても、このようなピンホールのない誘電体層 120 を実現することができる。また、異なる誘電材料からなる複数の層を利用して誘電体層 120 を形成することもできる。一実施形態において、下層に位置する導電層 112 は、誘電体層の堆積温度を選択する上での限定要因となることのないように、誘電体層材料の堆積温度よりも高い融解温度を持つプラチナ又は耐熱金属若しくは耐熱金属合金を含んでいる。一実施形態において、誘電体層 120 の堆積後、誘電体層 120 を覆うメッキ (図示せず) を形成することで、特定のステイクション係数をもたらして横方向の摩擦を加え、ピックアップ作業時にマイクロデバイスが転写ヘッドから払い落とされるのを防ぐことができる。このような実施形態において、追加のメッキが接触面として上面 121 を代替し、この面は、本明細書内で説明するア

30

40

50

レイの寸法上の要件を保っている。更に、この追加のメッキは、マイクロデバイス転写ヘッドの誘電特性に影響する可能性があり、それによりマイクロデバイス転写ヘッドの操作性に影響する可能性がある。一実施形態において、この追加のメッキの厚さは、グリップ圧力に対して有意な影響を及ぼさないか、ほとんど及ぼさないように、最小限（例えば10nm未満）であることができる。

【0040】

図6は、メサ形構造体104を覆う、任意の不活性化層110を覆って形成された電極116及び電極リード線114の近接等角図である。明瞭性を目的として、上層の誘電体層120は図示しておらず、任意の不活性化層110及びメサ形構造体104は、単一のメサ形構造体／不活性化層104／110として図示している。不活性化層110及び誘電体層120が共に0.5μm厚である例示的な一実施形態において、その上に電極116が形成されているメサ形構造体／不活性化層104／110の上面108／109は、転写ヘッド100の8μm×8μmの上面を実現するために、約7μm×7μmである。一実施形態によれば、電極116は、パターン形成の許容誤差内に留まりながらも、メサ形構造体／不活性化層104／110の上面108／109の表面積を、可能な限り最大限覆っている。空きスペースの大きさを最小限にすることにより静電容量が増大し、その結果、マイクロデバイス転写ヘッドによって実現できるグリップ圧力を増加させることができる。図6にはメサ形構造体／不活性化層104／110の上面108／109の上に一定の大きさの空きスペースが図示されているものの、電極116は、上面108／109全体を覆うことができる。電極116はまた、上面108／109よりも僅かに大きくてもよく、メサ形構造体／不活性化層104／110の側壁106／107を部分的に下方に延伸して上面108／109を完全に覆うことを確実にすることができる。メサのアレイは様々に異なるピッチを有することができ、本発明の実施形態は、10μmピッチのメサ形構造体／不活性化層104／110の例示的な7μm×7μmの上面に限定されないことが理解されるべきである。

【0041】

ここで図7を参照すると、本発明の一実施形態に係る、双極マイクロデバイス転写ヘッド100及びヘッドアレイの側面図が提示されている。図示のとおり、双極デバイス転写ヘッド100は、ベース基板102、上面108及び側壁106を含むメサ形構造体104、上面109及び側壁107を含む不活性化層110、メサ形構造体104を覆って形成された1対の電極116A、116B及び電極リード線114A、114B、任意の不活性化層110、並びに1対の電極116A、116Bを覆う誘電体層120を含むことができる。

【0042】

図8は、メサ形構造体104を覆う、任意の不活性化層110を覆って形成された電極116A、116B及び電極リード線114A、114Bの近接等角図である。明瞭性を目的として、上層の誘電体層120は図示しておらず、任意の不活性化層110及びメサ形構造体104は、単一のメサ形構造体／不活性化層104／110として図示している。図8は、電極リード線114A、114Bがメサ形構造体／不活性化層104／110の反対側の側壁ではなく単一の側壁に沿って伸びるように図示されている点が、図7とは僅かに異なっている。本発明の実施形態によれば、電極リード線114A、114Bは、任意の好適な側壁に沿って伸びることができる。メサ形構造体／不活性化層104／110の上面108／109が10μmピッチのメサのアレイに対応して約7μm×7μmである例示的な実施形態において、電極は、電極116A、116B間に分離をもたらしたままで、メサ形構造体／不活性化層104／110の上面108／109の表面積の大きさを、可能な限り最大限に覆うことができる。最小離隔距離は、電極からの電界の重畳を回避する一方で表面積を最大化する考慮によってバランスを取ることができる。例えば、電極116A、116Bは0.5μm以下によって分離することができ、最小離隔距離は電極の高さによって限定することができる。一実施形態において、電極は1方向において上面108／109よりも僅かに長く、メサ形構造体／不活性化層104／110の側壁

を部分的に下方に延伸して上面 108 / 109 を最大限覆うことを確実にしている。メサのアレイは様々に異なるピッチを有することができ、本発明の実施形態は、 $10\mu\text{m}$ ピッチのメサ形構造体 / 不活性化層 104 / 110 の例示的な $7\mu\text{m} \times 7\mu\text{m}$ の上面に限定されないことが理解されるべきである。

【0043】

ここで図 9 ~ 図 10 を参照すると、本発明の実施形態に係る、双極マイクロデバイス転写ヘッドの電極 116 A、116 B の平面図が提示されている。ここまでは、メサ形構造体 104 を、図 9 に示すような単一のメサ形構造体として説明してきた。しかし、本発明の実施形態は、これに限定されるものではない。図 10 に図示した実施形態では、各電極 116 が、トレンチ 105 によって分離された別個のメサ形構造体 104 A、104 B の上に形成されている。任意の不活性化層 110 (図示せず) は、メサ形構造体 104 A、104 B の双方を覆うことができる。

10

【0044】

ここで図 11 を参照すると、本発明の一実施形態に係る別の方法の電極リード線の構成の等角図が提示されている。このような実施形態では、電極リード線 114 A、114 B はメサ形構造体 104 の一部分の下を伸び、導電性ビア 117 A、117 B がメサ形構造体 104 (及び図示していない、任意の不活性化層 110) の中を貫通して電極 116 A、116 B をそれぞれの電極リード線 114 A、114 B に接続している。このような実施形態において、電極リード線 114 A、114 B はメサ形構造体 104 の形成以前に形成することができ、電極リード線 114 A、114 B 及び電極 116 A、116 B と同じ導電性材料、又は異なる導電性材料で形成することができる。図 11 では双極電極構造についてビア 117 A、117 B を図示しているものの、上述のビアはまた、単極電極構造体内に組み込むこともできることが理解されるべきである。

20

【0045】

ここで図 12 ~ 図 14 を参照すると、誘電体層を覆い、メサ形構造体のアレイを囲んで導電性接地平面が形成されている、本発明の一実施形態が図示されている。図 12 は、図 8 について前述した双極電極の構成を有するマイクロデバイス転写ヘッド 100 のアレイの等角図である。明瞭性を目的として、任意の下層の不活性化層及び上層の誘電体層は図示していない。ここで、図 13 ~ 図 14 を参照すると、導電性接地平面 130 が、誘電体層 120 を覆い、メサ形構造体 104 のアレイを囲んで形成されている。接地平面 130 の存在は、とりわけ高電圧を印加中に転写ヘッド 100 間のアーク発生を防止する補助をする。接地平面 130 は、電極又はビアを形成するために使用する導電性材料と同じ導電性材料、又は異なる導電性材料で形成することができる。また、接地平面 130 の形成後に誘電体層 120 に匹敵する質 (例えば絶縁耐性) の誘電体層を堆積する必要がないので、接地平面 130 は、電極を形成するために使用する導電性材料よりも低い融解温度を有する導電性材料で形成することもできる。

30

【0046】

図 15 は、キャリア基板からマイクロデバイスをピックアップし、転写先基板に転写する、本発明の一実施形態に係る方法を例示するフローチャートである。作業 1510 において、転写ヘッドは、キャリア基板に接続されているマイクロデバイスの上方に配置される。上述の実施形態で説明したように、転写ヘッドは、メサ形構造体、メサ形構造体を覆う電極、及び電極を覆う誘電体層を備えている。したがって、上述の実施形態で説明したように、転写ヘッドは、単極電極又は双極電極の構成、並びにその他任意の構造上の変型を有することができる。次に、作業 1520 で、マイクロデバイスは、転写ヘッドと接触する。一実施形態において、転写ヘッドの誘電体層 120 がマイクロデバイスに接触する。別の実施形態において、転写ヘッドは、グリップ圧力に著しく影響することなく転写ヘッドとマイクロデバイスとを分離する、例えば 1nm ($0.001\mu\text{m}$) 又は 10nm ($0.01\mu\text{m}$) の好適なエアギャップを開けてマイクロデバイスの上方に配置される。作業 1530 において、電極に電圧が印加されることでマイクロデバイスに対してグリップ圧力が生じ、作業 1540 において、転写ヘッドがマイクロデバイスをピックアップする

40

50

。次に、作業 1 5 5 0 において、マイクロデバイスが転写先基板上にリリースされる。

【 0 0 4 7 】

図 1 5 では作業 1 5 1 0 ~ 1 5 5 0 が順次図示されているものの、実施形態はこれに限定されるものではなく、追加の作業を実行することもでき、特定の作業を異なる順序で実行することもできることが理解されるべきである。例えば、一実施形態において、マイクロデバイスが転写ヘッドと接触した後、転写ヘッド又はマイクロデバイスの何れかの接触面上に存在する一切の微粒子を取り除くために、転写ヘッドがマイクロデバイスの上面全域に亘って擦られる。別の実施形態では、マイクロデバイスをピックアップする前、又はその過程で、マイクロデバイスをキャリア基板に接続する接着層内で相転移を生じさせる作業が実行される。マイクロデバイスと共に接着層の一部分がピックアップされる場合、後続の加工工程中に接着層の一部分の相を制御する追加作業を実行することができる。

10

【 0 0 4 8 】

電極に電圧を印加してマイクロデバイスに対してグリップ圧力を生じさせる作業 1 5 3 0 は、様々な順番で実行することができる。例えば、電圧は、マイクロデバイスが転写ヘッドと接触する前に、マイクロデバイスが転写ヘッドと接触する過程で、又はマイクロデバイスが転写ヘッドと接触した後に印加することができる。また、電圧は、接着層に相転移を生じさせる前に、その過程で、又はその後に印加することもできる。

【 0 0 4 9 】

図 1 6 は、本発明の一実施形態に係る、転写ヘッドがマイクロデバイスと接触している状態で双極電極の間に印加されている交流電圧の模式図である。図示のように、電極 1 1 6 A に負の電圧が印加されるある特定の時点に電極 1 1 6 B に正の電圧が印加され、その逆も同様であるように、別個の交流 (A C) 電圧源を各電極リード線 1 1 4 A、1 1 4 B に適用して電極 1 1 6 A、1 1 6 B の対の間に交流電圧を印加することができる。マイクロデバイスを転写ヘッドからリリースすることは、電圧源のスイッチを切る、電極の対の間に掛かる電圧を下げる、A C 電圧の波形を変化させる、及び電圧源を接地するなど、様々な方法で達成することができる。図 1 7 は、本発明の一実施形態に係る、双極電極に印加されている定電圧の模式図である。図示の特定の実施形態では、電極 1 1 6 A に負の電圧が印加されている一方で電極 1 1 6 B には正の電圧が印加されている。図 1 8 は、本発明の一実施形態に係る単極電極に印加されている定電圧の模式図である。電極 1 1 6 には単一電圧のみが印加されているので、転写ヘッドが図 1 8 に図示したマイクロデバイスをピックアップした後は、転写ヘッドがマイクロデバイスを保持できる時間は、誘電体層の放電率の関数とすることができる。図 1 4 に図示した転写ヘッドからマイクロデバイスをリリースすることは、電圧源のスイッチを切る、電圧源を接地する、又は定電圧の極性を反転させることにより、達成することができる。

20

30

【 0 0 5 0 】

図 1 6 ~ 図 1 8 に図示した特定の実施形態において、マイクロデバイス 2 0 0 は、図 1 9 に図示した例 1 9 0 である。もっとも、図 1 6 ~ 図 1 8 に図示したマイクロデバイスは、図 1 9 ~ 図 2 1 に図示したマイクロ L E D デバイス構造体、並びに関連する米国特許仮出願第 6 1 / 5 6 1 , 7 0 6 号及び米国特許仮出願第 6 1 / 5 9 4 , 9 1 9 号に記載されているものの何れかであることができる。例えば、マイクロ L E D デバイス 2 0 0 は、マイクロ p - n ダイオード 2 3 5、2 5 0、及びマイクロ p - n ダイオード 2 3 5、2 5 0 と基板 2 0 1 上に形成された接着層 2 1 0 との間の金属被覆層 2 2 0 を含むことができる。一実施形態において、マイクロ p - n ダイオード 2 5 0 は、上部 n ドープ層 2 1 4、1 つ以上の量子井戸層 2 1 6、及び下部 p ドープ層 2 1 8 を含んでいる。マイクロ p - n ダイオードは、直立の側壁又はテーパ形状の側壁を有するように製造することができる。特定の実施形態において、マイクロ p - n ダイオード 2 5 0 は、外向きに (上部から底部へ) テーパ形状の側壁 2 5 3 を有している。特定の実施形態において、マイクロ p - n ダイオード 2 3 5 は、内向きに (上部から底部へ) テーパ形状の側壁 2 5 3 を有している。金属被覆層 2 2 0 は、1 つ以上の層を含むことができる。例えば、金属被覆層 2 2 0 は、電極層、及び電極層と接着層との間のバリア層を含むことができる。マイクロ p - n ダイオ

40

50

ード及び金属被覆層は各々、上面、底面、及び側壁を有することができる。一実施形態において、マイクロ p - n ダイオード 250 の底面 251 は、マイクロ p - n ダイオードの上面 252 よりも広く、側壁 253 は上部から底部へと外向きにテーパ形状である。マイクロ p - n ダイオード 235 の上面は、p - n ダイオードの底面よりも広くてもよく、又はほぼ同じ幅であってもよい。一実施形態において、マイクロ p - n ダイオード 250 の底面 251 は、金属被覆層 220 の上面 221 よりも広い。マイクロ p - n ダイオードの底面は、金属被覆層の上面よりも広くてもよく、又は金属被覆層の上面とほぼ同じ幅であってもよい。

【0051】

必要に応じて、マイクロ p - n ダイオード 235、250 及びその他の露出面を覆って共形誘電体バリア層 260 を形成することができる。共形誘電体バリア層 260 は、バリア層がその上に形成されるトポグラフィの外形を共形誘電体バリア層 260 が形成するように、マイクロ p - n ダイオード 235、250、金属被覆層 220、及び必要に応じて接着層 210 よりも薄くすることができる。一実施形態において、マイクロ p - n ダイオード 235、250 は、3 μ m のように数マイクロメートルの厚さで、金属被覆層 220 は 0.1 μ m ~ 2 μ m 厚、及び接着層 210 は 0.1 μ m ~ 2 μ m 厚である。一実施形態において、共形誘電体バリア層 260 は、約 50 ~ 600 オングストローム厚の酸化アルミニウム (Al_2O_3) である。共形誘電体バリア層 260 は、原子層成長法 (ALD) などの、かつこれに限定されない様々な好適な技術によって堆積させることができる。共形誘電体バリア層 260 は、ピックアップ工程中に隣接したマイクロ p - n ダイオード間にアークを発生させる帯電を防止することができるので、ピックアップ工程中に隣接するマイクロ p - n ダイオードが互にくっつくことを防止することができる。また、共形誘電体バリア層 260 は、マイクロ p - n ダイオードの完全性に影響を及ぼす可能性のある混入物からマイクロ p - n ダイオードの側壁 253、量子井戸層 216、及び底面 251 を保護することもできる。例えば、共形誘電体バリア層 260 は、マイクロ p - n ダイオード 250 の側壁及び量子層 216 に対する接着層材料 210 のウィッキングの物理的な障壁として機能することができる。共形誘電体バリア層 260 はまた、マイクロ p - n ダイオード 250 が転写先基板上に定置された後にこれを絶縁することができる。一実施形態において、共形誘電体バリア層 260 は、マイクロ p - n ダイオードの側壁 253 にまで広がり、マイクロ p - n ダイオード内の量子井戸層 216 を覆うことができる。共形誘電体バリア層はまた、マイクロ p - n ダイオードの底面 251 にまで部分的に広がることができ、更には金属被覆層 220 の側壁にまで広がることができる。実施形態によっては、共形誘電体バリア層はまた、パターン形成された接着層 210 の側壁にまで広がっている。共形誘電体バリア層 260 内に接触開口部 262 を形成してマイクロ p - n ダイオードの上面 252 を露出させることができる。一実施形態において、共形誘電体バリア層 260 は、結合ヘッドの誘電体層 120 と同じ材料で形成されている。また、特定のマイクロ LED デバイスの構造次第では、共形誘電体バリア層 260 は、接着層 210 の側壁並びにキャリア基板、及びポストが存在する場合にはポストにまで広げることができる。

【0052】

図 19 を参照すると、接触開口部 262 は、マイクロ p - n ダイオードの上面 252 よりも狭い幅を有することができる。共形誘電体バリア層 260 は、マイクロ p - n ダイオードの上面 252 の縁部の周りにリップを形成している。図 20 を参照すると、接触開口部 262 はマイクロ p - n ダイオードの上面よりも僅かに広い幅を有することができる。このような実施形態において、共形誘電体バリア層 260 が量子井戸層 216 を覆って絶縁する一方で、接触開口部 262 は、マイクロ p - n ダイオードの上面 252 及びマイクロ p - n ダイオードの側壁 253 の上部部分を露出させている。図 21 を参照すると、共形誘電体バリア層 260 は、マイクロ p - n ダイオードの上面とほぼ同じ幅を有することができる。共形誘電体バリア層 260 はまた、図 19 ~ 図 21 に図示したマイクロ p - n ダイオードの底面 251 に沿って広げることができる。

【0053】

接着層 210 は、特定の加工及び取扱い作業の間にはマイクロ LED デバイス 200 をキャリア基板 201 上に維持でき、相転移を経ると、ピックアップ作業中にマイクロ LED デバイス 200 をその上に維持できると共にその上から容易にリリースできる媒質を提供できる材料から形成することができる。例えば、接着層は、ピックアップ作業前又は作業中に接着層が固体状態から液体状態へと相転移を経るように、再溶融可能又は再流動化可能とすることができる。液体状態では、接着層はキャリア基板上にマイクロ LED デバイスを保持すると共に、マイクロ LED デバイス 200 を容易にリリースできる媒質も提供する。一実施形態において、接着層 210 は、約 350 未満、より具体的には約 200 未満の液相線温度又は融解温度を有する。このような温度では、接着層は、マイクロ LED デバイスの他の構成要素に著しい影響を及ぼさずに相転移を経ることができる。例えば、接着層は、除去可能な金属若しくは金属合金、又は熱可塑性ポリマーで形成することができる。例えば、接着層は、インジウム、スズ、又はポリエチレン若しくはポリプロピレンのような熱可塑性ポリマーを含むことができる。例えば、接着層が温度の変化に回答して固体から液体への相転移を経る場合、ピックアップ作業時に接着層の一部分がマイクロ LED デバイスの上に残ってもよい。このような実施形態において、後続の工程で転写先基板に転写されたときにマイクロ LED デバイスに悪影響を及ぼさないように、接着層は導電性材料で形成されることが有益である可能性がある。この場合、転写中にマイクロ LED デバイス上に残る導電性接着層の一部分は、転写先基板上の導体パッドにマイクロ LED デバイスを接着させる補助をすることができる。ある特定の実施形態において、接着層は、156.7 の融解温度を有するインジウムで形成することができる。接着層は、基板 201 全体に亘って横方向に連続していてもよく、又は横方向の別個の場所に形成することもできる。例えば、接着層の横方向の別個の場所は、マイクロ p - n ダイオード若しくは金属被覆層の底面よりも狭い幅又はこれとほぼ同じ幅を有することができる。実施形態によっては、マイクロ p - n ダイオードは、必要に応じて基板上のポスト 202 の上に形成することができる。

10

20

30

【0054】

はんだの多くは一般的に固体状態において延性な材料であり、半導体表面及び金属表面に対して良好な濡れを呈するので、接着層 210 の材料には、はんだが好適であり得る。一般的な合金は単一温度ではなくある温度範囲に亘って融解する。したがって、はんだ合金は、多くの場合、合金が液体の状態に留まる最低温度に対応する液相線温度、及び合金が固体の状態に留まる最高温度に対応する固相線温度によって特徴付けられる。本発明の実施形態に利用できる例示的な低融点のはんだ材料のリストを表 2 に提示する。

【表 2】

化学組成	液相線温度 (°C)	固相線温度 (°C)
100In	156.7	156.7
66.3In33.7Bi	72	72
51In32.5Bi16.5Sn	60	60
57Bi26In17Sn	79	79
54.02Bi29.68In16.3Sn	81	81
67Bi33In	109	109
50In50Sn	125	118
52Sn48In	131	118
58Bi42Sn	138	138
97In3Ag	143	143
58Sn42In	145	118
99.3In0.7Ga	150	150
95In5Bi	150	125
99.4In0.6Ga	152	152
99.6In0.4Ga	153	153
99.5In0.5Ga	154	154
60Sn40Bi	170	138
100Sn	232	232
95Sn5Sb	240	235

10

20

【0055】

本発明の実施形態に利用できる例示的な熱可塑性ポリマーのリストを表3に提示する。

【表 3】

ポリマー	融解温度 (°C)
アクリル (PMMA)	130~140
ポリオキシメチレン (POM又はアセタール)	166
ポリブチレンテレフタレート (PBT)	160
ポリカプロラクトン (PCL)	62
ポリエチレンテレフタレート (PET)	260
ポリカーボネート (PC)	267
ポリエステル	260
ポリエチレン (PE)	105~130
ポリエーテルエーテルケトン (PEEK)	343
ポリ乳酸 (PLA)	50~80
ポリプロピレン (PP)	160
ポリスチレン (PS)	240
ポリ塩化ビニリデン (PVDC)	185

30

40

【0056】

ここで図22を参照すると、幾つかの実施形態によれば、キャリア基板201上のマイクロp-nダイオード250のアレイの製造時に、金属被覆層220の側面及びマイクロp-nダイオード250の底面251に沿ってある量の接着層がウィッキングした可能性がある。このように、マイクロp-nダイオード250の底面251及び金属被覆層22

50

0の側面に沿って広がる共形誘電体バリア層260は、キャリア基板からマイクロLEDデバイスをピックアップする工程、及びこのマイクロLEDデバイスを転写先基板上にリリースする工程の過程のような後続の(特に接着層材料210の液相線温度又は融解温度よりも高い温度での)温度サイクル中に、接着層材料210による汚染からマイクロp-nダイオード250の側壁253及び量子井戸層216を保護する物理的障壁として機能することができる。

【0057】

図23A~図23Bは、本発明の一実施形態に係るキャリア基板201及びマイクロLEDデバイスのアレイの平面図及び側面断面図を含んでいる。図示した特定の実施形態において、アレイはマイクロp-nダイオード250を含む例19NのマイクロLEDデバイスから製造されている。しかし、図23A~図23Bは例示として意図されており、マイクロLEDデバイスのアレイは、前述のマイクロLEDデバイスの何れからも形成できることが理解されるべきである。図23Aに図示した実施形態において、各個別のマイクロp-nダイオード250は、マイクロp-nダイオード250の上面及び底面の異なる幅、並びにこれに対応して上面と底面との間に広がるテーパ形状の側壁に対応する異なる直径又は幅を有する1対の同心円として図示されている。図23Bに図示した実施形態では、各個別のマイクロp-nダイオード250は、各々がマイクロp-nダイオード250の上面及び底面の異なる幅、並びにこれに対応して上面及び底面から広がるテーパ形状の側壁に対応する異なる幅を有する、テーパ形状のコーナー又は丸コーナーを有する1対の同心正方形として図示されている。しかし、本発明の実施形態はテーパ形状の側壁を必要とせず、マイクロp-nダイオード250の上面及び底面は同じ直径又は幅、及び垂直な側壁を有することができる。図23A~図23Bに図示したように、マイクロLEDデバイスのアレイは、ピッチ(P)、各マイクロLEDデバイス間の間隔(S)、及び各マイクロLEDデバイスの最大幅(W)を有するとして説明されている。明瞭性及び簡潔性のために、平面図内にx方向の寸法のみが破線によって図示されているものの、y方向にも同様の寸法が存在でき、かつ同じ又は異なる寸法の値を有することができることが分かる。図23A~図23Bに図示した特定の実施形態では、平面図内のx方向及びy方向の寸法の値は、同一である。一実施形態において、マイクロLEDデバイスのアレイは10 μ mのピッチ(P)を有することができ、各マイクロLEDデバイスは、2 μ mの間隔(S)及び8 μ mの最大幅(W)を有することができる。別の実施形態において、マイクロLEDデバイスのアレイは5 μ mのピッチ(P)を有することができ、各マイクロLEDデバイスは、2 μ mの間隔(S)及び3 μ mの最大幅(W)を有することができる。しかしながら、本発明の実施形態は、これらの特定の寸法に限定されるものではなく、任意の好適な寸法を利用することができる。

【0058】

図24は、キャリア基板からマイクロデバイスをピックアップし、転写先基板上に転写する、本発明の一実施形態に係る方法を例示するフローチャートである。作業2410において、転写ヘッドは、接着層によってキャリア基板に接続されたマイクロデバイスの上に配置される。転写ヘッドは、本明細書内で説明する任意の転写ヘッドであってよい。マイクロデバイスは、図19~図21に図示したマイクロLEDデバイス構造体、並びに関連した米国特許仮出願第61/561/706号及び米国特許仮出願第61/594,919号に記載されたもののうちの何れかであってよい。次に、作業2420で、マイクロデバイスは、転写ヘッドと接触する。一実施形態において、転写ヘッドの誘電体層120がマイクロデバイスに接触する。別の実施形態において、転写ヘッドは、グリップ圧力に著しく影響することなく転写ヘッドとマイクロデバイスとを分離する、例えば1nm(0.001 μ m)又は10nm(0.01 μ m)の好適なエアギャップを開けてマイクロデバイスの上に配置される。作業2425において、接着層210内で固体状態から液体状態への相転移を生じさせる作業が実行される。例えば、作業には、In接着層を156.7の融解温度以上で加熱する工程を含むことができる。別の実施形態では、作業2425は、作業2420の前に実行することができる。作業2430において、電極に電

圧が印加されてマイクロデバイスに対するグリッパ圧力が生じ、作業 2 4 4 0 において、マイクロデバイス及び接着層 2 1 0 のかなりの部分が転写ヘッドによってピックアップされる。例えば、接着層 2 1 0 のほぼ半分をマイクロデバイスと共にピックアップすることができる。別の実施形態では、接着層 2 1 0 は一切、転写ヘッドによってピックアップされない。作業 2 4 4 5 において、マイクロデバイス及び接着層 2 1 0 の部分が転写先基板と接触する。次に、作業 2 4 5 0 において、マイクロデバイス及び接着層 2 1 0 の部分が転写先基板上にリリースされる。マイクロデバイス及び接着層 2 1 0 の部分の、ピックアップ時、転写時、転写先基板との接触時、並びに転写先基板上でのリリース時に、接着層の部分の相を制御するための様々な作業を行うことができる。例えば、マイクロデバイスと共にピックアップされる接着層の部分は、接触作業 2 4 4 5 の間及びリリース作業 2 4 5 0 の間に液体状態に維持することができる。別の実施形態において、接着層の部分は、ピックアップされた後に固相にまで冷却させることができる。例えば、接着層の部分は、接触作業 2 4 4 5 の間に固相であることができ、リリース作業 2 4 5 0 の前又はその過程で再び液体状態に融解することができる。本発明の実施形態によれば、様々な温度サイクル及び物質相サイクルを実行することができる。

10

20

30

40

50

【0059】

図 2 5 は、キャリア基板からマイクロデバイスのアレイをピックアップし、少なくとも 1 つの転写先基板に転写する、本発明の一実施形態に係る方法を例示するフローチャートである。作業 2 5 1 0 において、各転写ヘッドが、メサ形構造体、メサ形構造体を覆う電極、及び電極を覆う誘電体層を有する、転写ヘッドのアレイが、マイクロデバイスのアレイの上方に配置される。作業 2 5 2 0 において、マイクロデバイスのアレイが、転写ヘッドのアレイと接触する。別の実施形態において、転写ヘッドのアレイは、グリッパ圧力に著しく影響することなく転写ヘッドのアレイとマイクロデバイスのアレイとを分離する、例えば 1 nm ($0.001 \mu\text{m}$) 又は 10 nm ($0.01 \mu\text{m}$) の、好適なエアギャップを開けてマイクロデバイスのアレイの上方に配置される。図 2 6 は、マイクロ LED デバイス 2 0 0 のアレイと接触している、本発明の一実施形態に係るマイクロデバイス転写ヘッド 1 0 0 のアレイの側面図である。図 2 6 に図示したように、転写ヘッド 1 0 0 のアレイのピッチ (P) は、マイクロ LED デバイス 2 0 0 のピッチと一致し、転写ヘッドのアレイのピッチ (P) は、転写ヘッド間の間隔 (S) と転写ヘッドの幅 (W) との合計である。

【0060】

一実施形態において、マイクロ LED デバイス 2 0 0 のアレイは $10 \mu\text{m}$ のピッチを有し、各マイクロ LED デバイスは、 $2 \mu\text{m}$ の間隔及び最大 $8 \mu\text{m}$ の幅を有する。ある例示的な実施形態において、直立した側壁を有するマイクロ p - n ダイオード 2 5 0 を想定すると、各マイクロ LED デバイス 2 0 0 の上面は、約 $8 \mu\text{m}$ の幅を有する。このような例示的な実施形態において、これに対応する転写ヘッド 1 0 0 の上面 1 2 1 の幅は、隣接したマイクロ LED デバイスとの不慮の接触を回避するために、約 $8 \mu\text{m}$ 以下である。別の実施形態において、マイクロ LED デバイス 2 0 0 のアレイは $5 \mu\text{m}$ のピッチを有することができ、各マイクロ LED デバイスは、 $2 \mu\text{m}$ の間隔及び $3 \mu\text{m}$ の最大幅を有することができる。ある例示的な実施形態において、各マイクロ LED デバイス 2 0 0 の上面は、約 $3 \mu\text{m}$ の幅を有する。このような例示的な実施形態において、これに対応する転写ヘッド 1 0 0 の上面 1 2 1 の幅は、隣接したマイクロ LED デバイス 2 0 0 との不慮の接触を回避するために、約 $3 \mu\text{m}$ 以下である。しかしながら、本発明の実施形態は、これらの特定の寸法に限定されるものではなく、任意の好適な寸法であることができる。

【0061】

図 2 7 は、マイクロ LED デバイス 2 0 0 のアレイと接触している、本発明の一実施形態に係るマイクロデバイス転写ヘッドのアレイの側面図である。図 2 7 に図示した実施形態において、転写ヘッドのピッチ (P) は、マイクロデバイスのアレイのピッチの整数倍である。図示した特定の実施形態において、転写ヘッドのピッチ (P) は、マイクロ LED デバイスのアレイのピッチの 3 倍である。このような実施形態において、転写ヘッドが

より大きなピッチを有することにより、転写ヘッド間のアーキ発生を防止することができる。

【0062】

再び図25を参照すると、作業2530において、転写ヘッド100のアレイの一部分に選択的に電圧が印加される。このように、各転写ヘッド100は、個別に操作することができる。作業2540において、転写ヘッドのアレイのうちの電圧が選択的に印加された部分によって、マイクロデバイスのアレイのうちのこれに対応する部分がピックアップされる。一実施形態において、転写ヘッドのアレイの一部分に選択的に電圧を印加することは、転写ヘッドのアレイ内の全ての転写ヘッドに電圧を印加することを意味する。図28は、本発明の一実施形態に係る、マイクロLEDデバイス200のアレイをピックアップしているマイクロデバイス転写ヘッドのアレイ内の全ての転写ヘッドの側面図である。別の実施形態では、転写ヘッドのアレイの一部分に選択的に電圧を印加することは、転写ヘッドのアレイ内の全てよりも少ない数の転写ヘッド（例えば、転写ヘッドの部分集合）に電圧を印加することを意味する。図29は、本発明の一実施形態に係る、マイクロLEDデバイス200のアレイの一部分をピックアップしているマイクロデバイス転写ヘッドのアレイの部分集合の側面図である。図28～図29に図示した特定の実施形態において、ピックアップ作業は、マイクロLEDデバイス200のマイクロp-nダイオード250、金属被覆層220、及び共形誘電体バリア層260の一部分をピックアップする工程を含む。図28～図29に図示した特定の実施形態において、ピックアップ作業は、接着層210のかなりの部分をピックアップする工程を含む。結果的に、図25～31について説明した実施形態の何れもまた、図24について説明したとおりの接着層210の部分の温度を制御する工程を伴うことができる。例えば、図25～31について説明した実施形態は、マイクロデバイスのアレイをピックアップする前に、マイクロデバイスのアレイをキャリア基板201に接続する接着層の複数の場所内で固体状態から液体状態への相転移を生じさせる作業を実行する工程を含むことができる。一実施形態において、接着層の複数の場所は、同一の接着層の領域であってもよい。一実施形態において、接着層の複数の場所は、接着層の横方向の別個の場所であってもよい。

【0063】

次に、作業2550において、マイクロデバイスのアレイの部分が、少なくとも1つの転写先基板上にリリースされる。したがって、マイクロLEDのアレイを全て単一の転写先基板上にリリースすることもでき、又は複数の基板上に選択的にリリースすることもできる。例えば、転写先基板は、ディスプレイ基板、照明基板、トランジスタ若しくはICのような機能デバイスを有する基板、又は金属再配線を有する基板であることができるが、これらに限定されるものではない。リリースは、図16～図18について説明した方法の何れかによって印加電圧に作用することによって達成することができる。

【0064】

図30は、複数の駆動回路の接触子310を含む転写先基板301の上方に対応するマイクロLEDデバイス200のアレイを保持するマイクロデバイス転写ヘッドのアレイの側面図である。次に、マイクロLEDデバイス200のアレイを転写先基板と接触させ、次に選択的にリリースすることができる。図31は、駆動回路の接触子301を覆って転写先基板301上に選択的にリリースされた、本発明の一実施形態に係る単一のマイクロLEDデバイス200の側面図である。別の実施形態では、1つより多くのマイクロLEDデバイス200がリリースされ、又はマイクロLEDデバイス200のアレイ全体がリリースされる。

【0065】

図32は、本発明の一実施形態に係る、キャリア基板からマイクロデバイスをピックアップし、転写先基板に転写する方法を例示するフローチャートである。明瞭性を目的として、図32は図33A～図35Bに図示した様々な構造上の構成に関して説明されているものの、本発明の実施形態はこれらに限定されず、本明細書内で参照したその他の構造上の構成を用いて実施することができる。作業3210において、接着層に接続されたマイ

クロデバイスを搬送するキャリア基板が、必要に応じて、接着層の液相線温度よりも低い温度に加熱される。一実施形態において、キャリア基板は接着層の液相線温度よりも1 ~ 10 低い温度に加熱されるものの、より低い温度又はより高い温度を用いることもできる。接着層をもほぼ同じ温度に維持するために、キャリア基板からの熱をキャリア基板から接着層へと伝導させることができる。作業3220において、転写ヘッドが、接着層の液相線温度よりも高い温度に加熱される。例えば、転写ヘッドは接着層の液相線温度よりも1 ~ 150 高い温度に加熱でき、より具体的には1 ~ 50 高い温度に加熱できるものの、これよりも高い温度を用いることもできる。次に、作業3225で、マイクロデバイスが転写ヘッドと接触し、熱が転写ヘッド100から接着層210に伝導して、作業3230で接着層が少なくとも部分的に融解する。あるいは、作業3225でマイクロデバイスが転写ヘッドと接触し、その後、作業3230で熱が転写ヘッド100から接着層210内へと伝導して接着層が少なくとも部分的に融解するように、作業3220で転写ヘッドを接着層の液相線温度よりも高い温度に加熱することができる。結果的に、図32及び図36に例示したフローチャート内の作業の順序は、順番に番号が付けられている作業とは異なる順序で実行できることが理解されるべきである。一実施形態において、転写ヘッド及びキャリア基板が、マイクロデバイスが液相線温度よりも高くまで加熱された転写ヘッドと接触すると同時に接着層の十分な部分が急速に融解するような温度に加熱されるので、マイクロデバイスをキャリア基板に保持している表面張力を克服するグリップ力が生じると同時に転写ヘッドがマイクロデバイスをピックアップすることができる。マイクロデバイスの大きさ、ピックアップ速度、及びシステムの熱伝導率が温度を決定する上での要因である。

【0066】

図33Aは、本発明の一実施形態に係る、マイクロLEDデバイス200の直下の横方向に連続した接着層の少なくとも部分的に融解した場所215の側面図である。図示のように、マイクロデバイス200の直下に位置する接着層210の場所215内のエリア211は、接着層210の薄い方の影で描かれた部分213が固体状態であるのに対して、エリア211が液体状態にあることを示す濃い方の影で図示されている。図33Aに図示した特定の実施形態では、接着層210のエリア211の局所的な融解は、マイクロデバイス200を搬送する基板201及び転写ヘッド100を搬送する転写ヘッドアセンブリを別個に加熱することにより達成することができる。例えば、キャリア基板201を、任意の発熱体402（破線で指示）及び熱分配プレート400を用いて接着層の液相線温度よりも1 ~ 10 低い温度に全体的に加熱することができ、転写ヘッドを、発熱体502及び熱分配プレート500を用いて接着層の液相線温度よりも1 ~ 150 高い温度に、より具体的には1 ~ 150 高い温度に加熱することができる。熱は、他の方法、中でも特に、赤外線加熱ランプ、レーザー、抵抗発熱体などを用いて加えることができる。また、基板201は、局所的に加熱することもできる。

【0067】

図33Bは、本発明の一実施形態に係る、マイクロLEDデバイスの直下の横方向に連続した接着層の少なくとも部分的に融解した場所の側面図である。図示のとおり、マイクロデバイス200の直下に位置する接着層210の場所は、エリア211が液体状態にあることを示すより濃い影で図示されている。図33Bに図示した特定の実施形態において、横方向に連続した接着層210の実質的に全部が液体状態211にあり、これは、転写ヘッド100の別個の加熱を必要とせず、例えば発熱体402及び熱分配プレート400を用いて、マイクロデバイス200を搬送する基板201を接着層210の液相線温度以上に全体的に加熱することにより達成することができる。

【0068】

図34Aは、本発明の別の実施形態に係る、マイクロLEDデバイス200の直下の接着層の少なくとも部分的に融解した横方向の別個の場所215の側面図である。図示のとおり、マイクロデバイス200の直下の接着層210の場所215は横方向の別個の場所であり、接着層のこの横方向の別個の場所215は、転写ヘッド100と接触しているマ

マイクロデバイス 200 の直下の、エリア 211 の影で指示された、少なくとも部分的に融解している場所に位置している。図 33A と同様に、接着層 210 の横方向の別個の場所のエリア 211 の局所的な融解は、マイクロデバイス 200 を搬送する基板 201 及び転写ヘッド 100 を搬送する転写ヘッドアセンブリを別個に加熱することにより達成することができる。発熱体 402 は、破線で指示された局所的な加熱のために必要に応じて採用することができる。キャリア基板 201 もまた、局所的に加熱することができる。

【0069】

図 34B は、本発明の一実施形態に係る接着層の、少なくとも部分的に融解した横方向の別個の場所の側面図である。図示のように、マイクロデバイス 200 の下方に位置する接着層 210 の横方向の別個の場所 215 は、エリア 211 が液体状態にあることを示すより濃い影で図示されている。図 34B に図示した特定の実施形態において、接着層 210 の横方向の別個の各々の場所 215 の実質的に全てが融解しており、これは、転写ヘッド 100 の別個の加熱を必要とせず、例えば発熱体 402 及び熱分配プレート 400 を用いて、マイクロデバイス 200 を搬送する基板 201 を接着層 210 の液相線温度以上に全体的に加熱することにより達成することができる。

10

【0070】

図 35A は、本発明の一実施形態に係るポスト 202 上の接着層の少なくとも部分的に融解した横方向の別個の場所 215 の側面図である。図示のとおり、マイクロデバイス 200 の下方に位置する接着層 210 の場所 215 は横方向の別個の場所であり、この接着層の横方向の別個の場所 215 は、転写ヘッド 100 と接触しているマイクロデバイス 200 の下方の、エリア 211 の影で指示された、少なくとも部分的に融解している場所に位置している。図 33A と同様に、接着層 210 の横方向の別個の場所 215 のエリア 211 の局所的な融解は、マイクロデバイス 200 を搬送する基板 201 及び転写ヘッド 100 を搬送する転写ヘッドアセンブリを別個に加熱することにより達成することができる。発熱体 402 は、破線で指示された局所的な加熱のために必要に応じて採用することができる。キャリア基板 201 もまた、局所的に加熱することができる。

20

【0071】

図 35B は、本発明の一実施形態に係るポスト 202 上の接着層の少なくとも部分的に融解した横方向の別個の場所 215 の側面図である。図示のように、マイクロデバイス 200 の下方に位置する接着層 210 の横方向の別個の場所は、エリア 211 が液体状態にあることを示すより濃い影で図示されている。図 35B に図示した特定の実施形態において、接着層 210 の横方向の別個の各々の場所 215 が融解しており、これは、転写ヘッド 100 の別個の加熱を必要とせず、例えば発熱体 402 及び熱分配プレート 400 を用いて、マイクロデバイス 200 を搬送する基板 201 を接着層 210 の液相線温度以上に全体的に加熱することにより達成することができる。

30

【0072】

再度図 32 を参照すると、作業 3240 で転写ヘッド 100 内の電極 116 に電圧が印加されてマイクロデバイス 200 に対してグリッパ圧力が生じ、作業 3250 で転写ヘッドがマイクロデバイスをピックアップする。上述のように、図 32 及び図 36 に例示したフローチャート内の作業の順序は、順番に番号が付けられている作業とは異なる順序で行うことができる。例えば、転写ヘッドに電圧を印加してマイクロデバイスに対してグリッパ圧力を生じさせる工程の作業 3240 は、作業の順序のもっと早い段階で実行することができる。一実施形態において、作業 3245 で、転写ヘッド 100 によって接着層 210 のかなりの部分がピックアップされる。例えば、接着層 210 のほぼ半分がマイクロデバイス 200 と共にピックアップされる。別の実施形態では、接着層 210 は一切、転写ヘッドによってピックアップされない。一実施形態において、共形誘電体バリア層 260 の一部分が、マイクロデバイス 200 と共にピックアップされる。例えば、マイクロデバイスの側壁 253 及び底面 251 の一部分にまで広がる共形誘電体バリア層の一部分が、マイクロデバイスと共にピックアップされる。共形誘電体バリア層の側壁 253 にまで広がる部分は、マイクロデバイスの量子井戸層 216 を覆うことができる。作業 3250 において

40

50

、マイクロデバイス並びに必要なに応じて接着層 2 1 0 及び共形誘電体バリア層 2 6 0 の一部分が転写先基板と接触する。次に、作業 3 2 6 0 で、マイクロデバイス並びに必要なに応じて接着層 2 1 0 及び共形誘電体バリア層 2 6 0 の一部分が転写先基板上にリリースされる。

【0073】

再度図 3 3 A ~ 図 3 5 B を参照すると、図示した特定の実施形態において、マイクロ p - n ダイオード 2 5 0 の底面は金属被覆層 2 2 0 の上面よりも幅広く、共形誘電体バリア層 2 6 0 はマイクロ p - n ダイオード 2 5 0 の側壁、マイクロ p - n ダイオード 2 5 0 の底面的一部分、及び金属被覆層 2 2 0 の側壁にまで広がっている。一態様において、共形誘電体バリア層 2 6 0 のマイクロ p - n ダイオード 2 5 0 の下側に巻き付いている部分は、転写ヘッド 1 0 0 によるピックアップ作業中にマイクロ p - n ダイオード 2 5 0 の側壁上の共形誘電体バリア層 2 6 0 が欠けたり又は破損したりすることを防止する。金属被覆層 2 2 0 又は接着層 2 1 0 に隣接した共形誘電体バリア層 2 6 0 内の、特に鋭角となっているコーナー及び場所で応力点が生じることができる。マイクロ LED デバイスが転写ヘッド 1 0 0 と接触し、かつ / 又は接着層内で相転移が生じると、これらの応力点が共形誘電体バリア層 2 6 0 内の自然な破断点となり、ここで共形誘電体バリア層を裂くことができる。一実施形態において、マイクロ LED デバイスが転写ヘッドと接触した後及び / 又は接着層内で相転移が生じた後に、共形誘電体バリア層 2 6 0 は自然な破断点で裂けるが、これはマイクロ p - n ダイオード及び金属被覆層をピックアップする前に、又はその過程で起こってもよい。液体状態にあるとき、接着層 2 1 0 は、マイクロ LED デバイスと転写ヘッド 1 0 0 との接触に関連付けられる圧縮力にตอบสนองして、その下層構造体の上で平らに伸びることができる。一実施形態において、マイクロ LED デバイスが転写ヘッドと接触した後、転写ヘッドは、接着層内で相転移が生じる前に、マイクロ LED デバイスの上面全域に亘って擦られる。擦ることによって、転写ヘッド又はマイクロ LED デバイスの何れかの接触面上に存在する可能性のある一切の微粒子を除去することができる。また、擦ることによって、圧力を共形誘電体バリア層に伝達させることができる。このように、転写ヘッド 1 0 0 から共形誘電体バリア層 2 6 0 に圧力を伝達すること及び接着層を接着層の液相線温度よりも高くまで加熱することの双方が、共形誘電体バリア層 2 6 0 をマイクロ p - n ダイオード 2 5 0 の下の場所で裂くことに寄与することができ、マイクロ LED デバイス及び量子井戸層の完全性を保存することができる。一実施形態において、マイクロ p - n ダイオード 2 5 0 の底面は、マイクロ p - n ダイオード 2 5 0 の底面上に共形誘電体バリア層 2 6 0 を形成し破断点を生じさせる余地がある程に、金属被覆層 2 2 0 の上面よりも幅広いものの、この距離もまた、リソグラフィの許容誤差によって決定することができる。一実施形態において、マイクロ p - n ダイオード 2 5 0 の両側の 0 . 2 5 μ m ~ 1 μ m の距離に、5 0 オングストローム ~ 6 0 0 オングストローム厚の共形誘電体バリア層 2 6 0 が収まる。

【0074】

マイクロデバイス及び接着層 2 1 0 の部分のピックアップ時、転写時、転写先基板との接触時、及び転写先基板上でのリリース時に、接着層の部分の相を制御するための様々な作業を行うことができる。例えば、マイクロデバイスと共にピックアップされる接着層の部分は、接触作業 3 2 5 0 の間及びリリース作業 3 2 6 0 の間に液体状態に維持することができる。別の実施形態において、接着層の部分は、ピックアップされた後に固相にまで冷却させることができる。例えば、接着層の部分は、接触作業 3 2 5 0 の間に固相であることができ、リリース作業 3 2 6 0 の前又はその過程で再び液体状態に融解することができる。本発明の実施形態によれば、様々な温度サイクル及び物質相サイクルを実行することができる。

【0075】

図 3 3 A のマイクロデバイスをピックアップし、転写し、転写先基板に接触させ、リリースするときに接着層の部分の相を制御する工程を図示した例示的な実施形態を、以下の図 3 6 に図示した方法及び図 3 7 ~ 図 4 0 に図示した構造上の構成で更に詳細に説明する

が、本発明の実施形態はこれらに限定されるものではなく、その他の構造上の構成を用いて実施することができる。作業 3 6 1 0 において、必要に応じて、接着層の複数の場所に接続されたマイクロデバイスのアレイを搬送する基板が、接着層の液相線温度よりも低い温度に加熱される。接着層をもほぼ同じ温度に維持するために、キャリア基板からの熱をキャリア基板から接着層へと伝導させることができる。作業 3 6 2 0 において、転写ヘッドが、接着層の液相線温度よりも高い温度に加熱される。次に、作業 3 6 2 5 において、マイクロデバイスのアレイが転写ヘッドのアレイと接触し、作業 3 6 3 0 で転写ヘッド 1 0 0 のアレイから接着層 2 1 0 の複数の場所内へと熱が伝導して接着層の複数の場所の部分を少なくとも部分的に融解する。あるいは、作業 3 6 2 5 でマイクロデバイスのアレイが転写ヘッドのアレイと接触することができ、続いて作業 3 6 2 0 で転写ヘッドのアレイが接着層の液相線温度よりも高い温度に加熱されるので、転写ヘッド 1 0 0 のアレイから接着層 2 1 0 の複数の場所内へと熱が伝導し、作業 3 6 3 0 で接着層の複数の場所の部分を少なくとも部分的に融解する結果的に、図 3 2 及び図 3 6 に例示したフローチャート内の作業の順序は、順番に番号が付けられている作業とは異なる順序で実行できることが理解されるべきである。

10

20

30

40

50

【0076】

図 3 7 は、本発明の一実施形態に係る、濃い影で描かれたエリア 2 1 1 によって指示された接着層の複数の場所が少なくとも部分的に融解している、図 3 3 A のマイクロ L E D デバイスのアレイと接触しているマイクロデバイス転写ヘッドのアレイの側面図である。図 3 7 に図示した特定の一実施形態では、接着層 2 1 0 のエリア 2 1 1 の局所的な融解は、マイクロデバイス 2 0 0 を搬送するキャリア基板 2 0 1 及び転写ヘッド 1 0 0 のアレイを別個に加熱することにより達成することができる。例えば、図 3 3 A に関して説明したように、キャリア基板 2 0 1 を、発熱体 4 0 2 及び熱分配プレート 4 0 0 を用いて接着層の液相線温度よりも 1 ~ 1 0 低い温度に加熱することができ、転写ヘッド 1 0 0 のベースアレイを、発熱体 5 0 2 及び熱分配プレート 5 0 0 を用いて接着層の液相線温度よりも 1 ~ 1 5 0 高い温度に、より具体的には 1 ~ 1 5 0 高い温度に加熱することができる。熱は、他の方法、中でも特に、赤外線加熱ランプ、レーザー、抵抗発熱体などを用いて加えることができる。キャリア基板 2 0 1 もまた、局所的に加熱することができる。

【0077】

再度図 3 6 を参照すると、次に、作業 3 6 4 0 で、転写ヘッド 1 0 0 のアレイの一部分の中にある電極 1 1 6 に電圧が選択的に印加され、対応するマイクロデバイス 2 0 0 のアレイに対してグリッパ圧力が生じ、作業 3 6 4 5 で、転写ヘッド 1 0 0 のアレイの部分がマイクロデバイス 2 0 0 のアレイの対応する部分をピックアップする。上述のように、図 3 2 及び図 3 6 に例示したフローチャート内の作業の順序は、順番に番号が付けられている作業とは異なる順序で実行できる。例えば、転写ヘッドに電圧を印加してマイクロデバイスに対してグリッパ圧力を生じさせる工程の作業 3 6 4 0 は、作業の順序のもっと早い段階で実行することができる。一実施形態において、作業 3 6 4 5 で、接着層 2 1 0 の複数の場所のかなりの部分がマイクロデバイス 2 0 0 のアレイと共にピックアップされる。例えば、接着層 2 1 0 の複数の場所のほぼ半分をマイクロデバイス 2 0 0 のアレイと共にピックアップすることができる。ある別の方法の実施形態では、接着層 2 1 0 は、マイクロデバイス 2 0 0 のアレイと共に、一切ピックアップされない。一実施形態において、共形誘電体バリア層 2 6 0 の一部分がマイクロデバイス 2 0 0 と共にピックアップされる。例えば、マイクロデバイスの側壁 2 5 3 及び底面 2 5 1 の一部分にまで広がる共形誘電体バリア層の一部分が、マイクロデバイスと共にピックアップされる。共形誘電体バリア層の側壁 2 5 3 にまで広がる部分は、マイクロデバイスの各々の中にある量子井戸層 2 1 6 を覆うことができる。図 3 8 は、本発明の一実施形態に係る、マイクロ L E D デバイス 2 0 0 のアレイをピックアップするマイクロデバイス転写ヘッド 1 0 0 のアレイの側面図であり、この図では、接着層の複数の場所のかなりの部分が、液体状態 2 1 1 でマイクロ L E D デバイス 2 0 0 のアレイと共にピックアップされている。

【 0 0 7 8 】

作業 3 6 5 0 で、ピックアップされたマイクロデバイス 2 0 0 のアレイの対応する部分、並びに必要に応じてピックアップされた接着層 2 1 0 の部分及び共形誘電体バリア層 2 6 0 の部分が転写先基板と接触する。接着層 2 1 0 は、基板と接触するときには固体状態 2 1 3 又は液体状態 2 1 1 の何れにあってもよい。次に、作業 3 6 6 0 で、マイクロデバイスのアレイの部分、並びに必要に応じて接着層 2 1 0 の部分及び共形誘電体バリア層 2 6 0 の部分が少なくとも 1 つの転写先基板上に選択的にリリースされる。このように、マイクロデバイスのアレイを全て単一の転写先基板上にリリースすることもでき、又は複数の基板上に選択的にリリースすることもできる。転写先基板は、ディスプレイ基板、照明基板、トランジスタ若しくは IC のような機能デバイスを有する基板、又は金属再配線を有する基板であることができるが、これらに限定されるものではない。リリースは、電圧源のスイッチを切る、電圧源を接地する、又は定電圧の極性を反転させることにより、達成することができる。

10

【 0 0 7 9 】

図 3 9 は、本発明の一実施形態に係る、複数の駆動回路の接触子 3 1 0 を含む転写先基板 3 0 1 の上方に、マイクロ LED デバイスのアレイと共に配置されたマイクロデバイス転写ヘッドのアレイの側面図であり、この図では、ピックアップされた接着層の部分が液体状態 2 1 1 にある。図 4 0 は、本発明の一実施形態に係る、駆動回路の接触子 3 1 0 を覆って転写先基板 3 0 1 上に選択的にリリースされたマイクロ LED デバイスのアレイの側面図である。別の実施形態では、単一のマイクロ LED デバイス 2 0 0 又はマイクロ LED デバイス 2 0 0 の一部分がリリースされる。マイクロデバイス 2 0 0 を転写先基板 3 0 1 上にリリースすると同時に、接着層の対応する部分は固体状態 2 1 3 まで冷却することが許される。

20

【 0 0 8 0 】

一実施形態において、転写先基板 3 0 1 は、転写工程を補助するために、接着層 2 1 0 の液相線温度よりも高い温度、又は液相線温度よりも低い温度に加熱することができる。転写先基板 3 0 1 はまた、局所的に又は全体的に加熱することができる。一実施形態において、転写先基板は、キャリア基板と同様に、発熱体 6 0 2 及び熱分配プレート 6 0 0 によって全体的に加熱される。熱は、他の方法、中でも特に、赤外線加熱ランプ、レーザー、抵抗発熱体などを用いて加えることができる。一実施形態において、接着層又は転写先基板に局所的な加熱を提供するために、転写先基板 3 0 1 の上面の上方に局所的レーザーを設けることができる。別の実施形態では、接着層又は転写先基板を裏側から局所的に加熱するように、転写先基板 3 0 1 の底面の下方に局所的レーザーを設けることができる。例えばレーザーによる転写先基板 3 0 1 の局所的加熱が利用される場合、接着層の液相線温度よりも低い温度、又は液相線温度よりも高い温度を実現することができる。例えば、接着工程を容易にするために、転写先基板 3 0 1 の接触子 3 1 0 に隣接した局所領域を接着層の液相線温度以上に局所的に加熱し、続いてこれを冷却して接着剤を固結させることができる。同様に、転写先基板 3 0 1 は局所的若しくは全体的に接着層の液相線温度よりも低い高温に維持することができ、又は室温を維持することが許される。

30

【 0 0 8 1 】

マイクロデバイス及び接着層 2 1 0 の部分のピックアップ時、転写時、転写先基板との接触時、及び転写先基板上でのリリース時に、接着層の部分の相を制御するための様々な作業を行うことができる。例えば、マイクロデバイスと共にピックアップされる接着層の部分は、接触作業 3 6 5 0 の間及びリリース作業 3 6 6 0 の間に液体状態に維持することができる。別の実施形態において、接着層の部分は、ピックアップされた後に固相にまで冷却させることができる。例えば、接着層の部分は、接触作業 3 6 5 0 の間に固相であることができ、リリース作業 3 6 6 0 の前又はその過程で再び液体状態に融解することができる。本発明の実施形態によれば、様々な温度サイクル及び物質相サイクルを実行することができる。

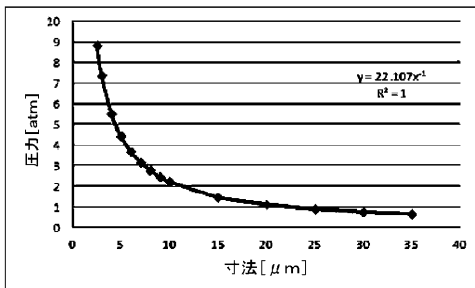
40

【 0 0 8 2 】

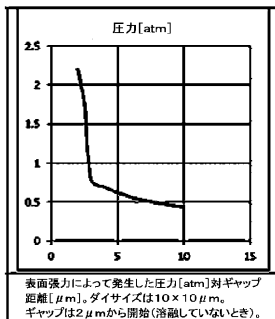
50

本発明の様々な態様を利用するに当たって、マイクロデバイス転写ヘッド及びヘッドアレイを形成するため、並びにマイクロデバイス及びマイクロデバイスアレイを転写するために、上述の実施形態を組み合わせ、又は変型することが可能であることが、当業者にとっては明白となるであろう。本発明は、構造的機構及び／又は方法論的な行為に特有の言語で説明されているものの、添付の請求項に定義される発明は、必ずしも記載の特定の機構又は行為に限定されるものではないことが理解されるべきである。むしろ、記載の特定の機構及び行為は、本発明を例示する上で有用な、請求の発明の特に上手な実施であるとして理解されるべきである。

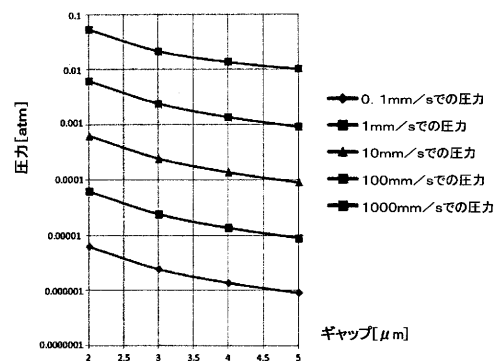
【図 1】



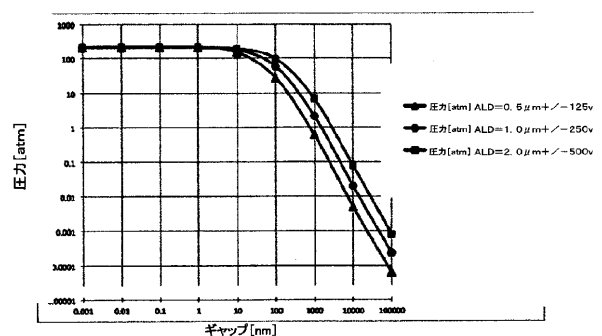
【図 2】



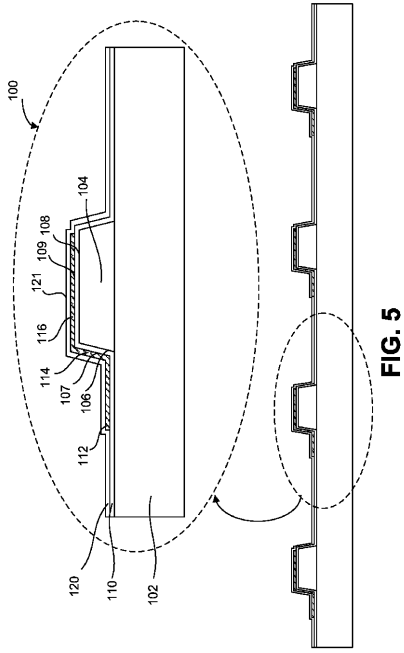
【図 3】



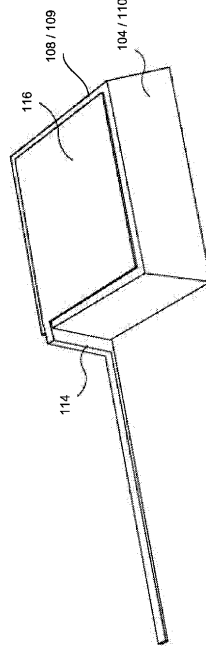
【図 4】



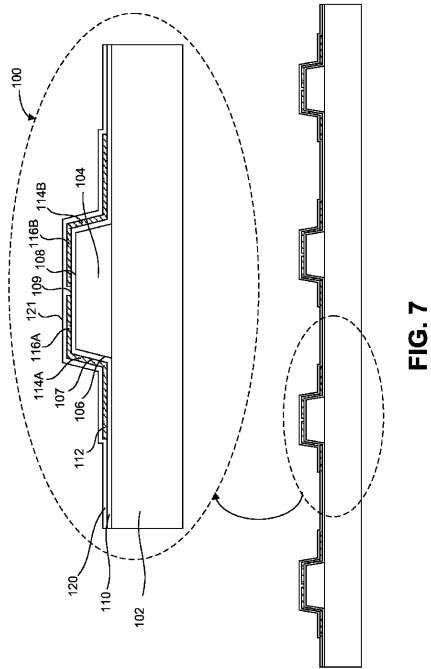
【図 5】



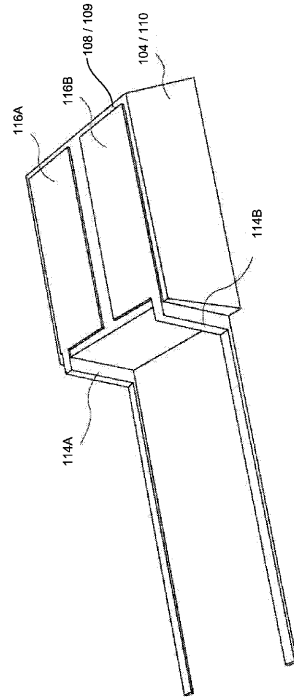
【図 6】



【図 7】



【図 8】



【図 9】

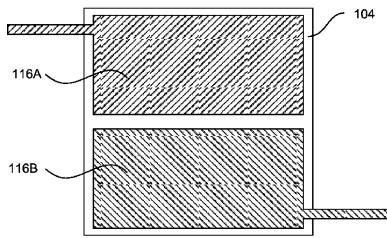


FIG. 9

【図 10】

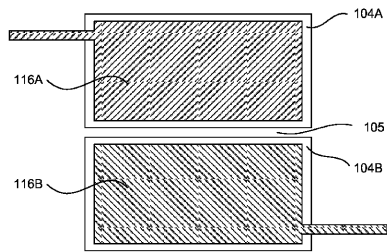


FIG. 10

【図 11】

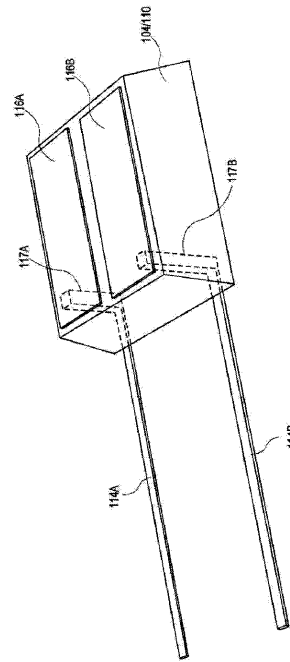


FIG. 11

【図 12】

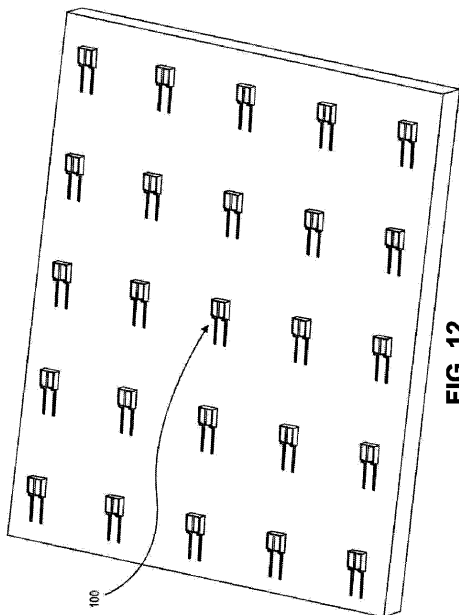


FIG. 12

【図 13】

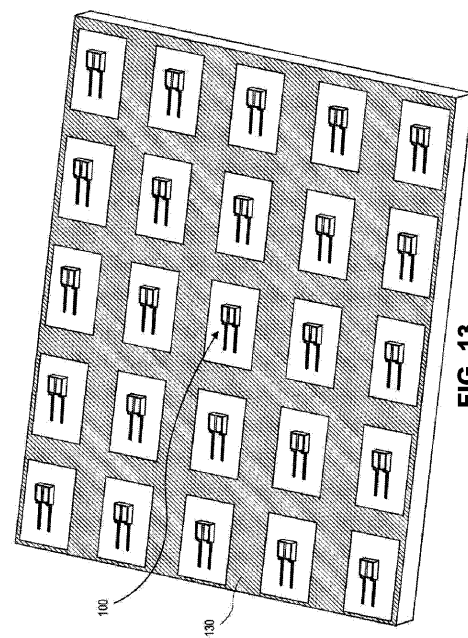


FIG. 13

【図 1 4】

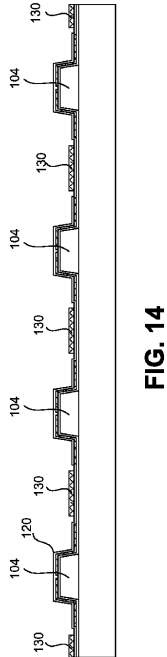
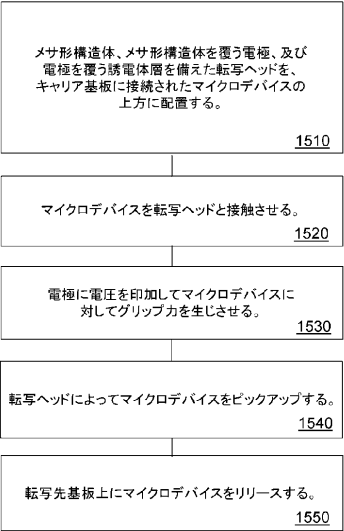


FIG. 14

【図 1 5】



【図 1 6】

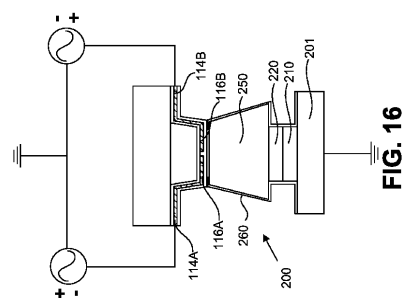


FIG. 16

【図 1 7】

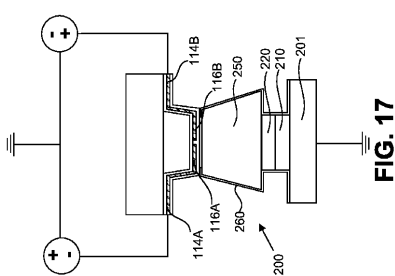


FIG. 17

【図 1 8】

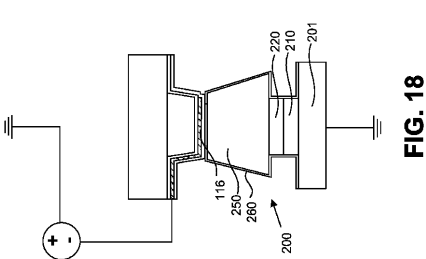


FIG. 18

【図 1 9】

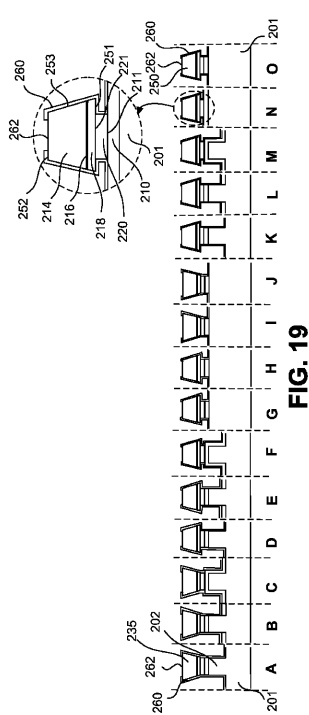
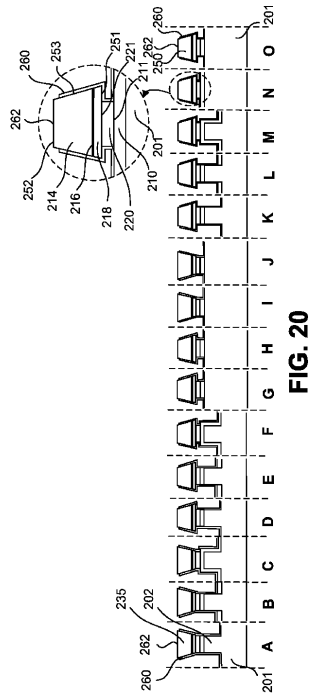


FIG. 19

【 図 2 0 】



【 図 2 1 】

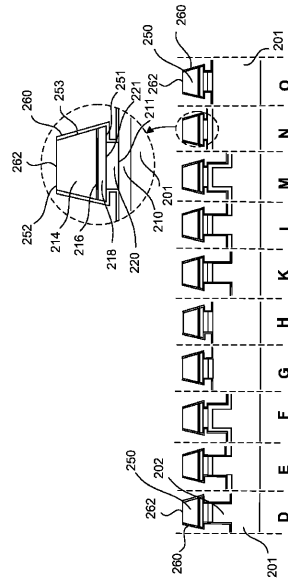


FIG. 21

【 図 2 2 】

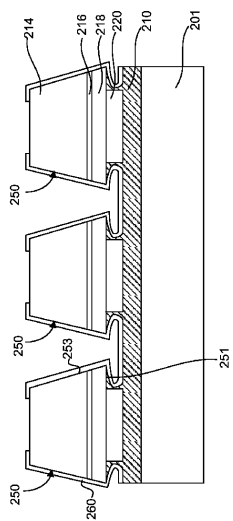


FIG. 22

【 図 2 3 A 】

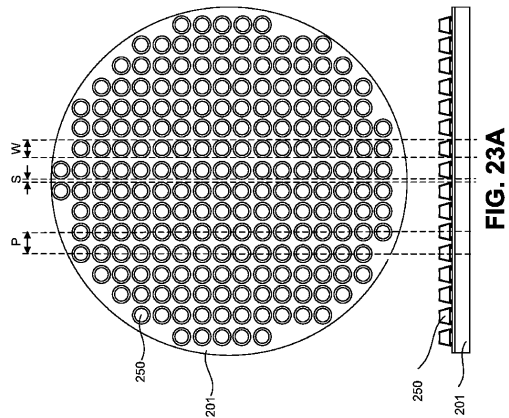
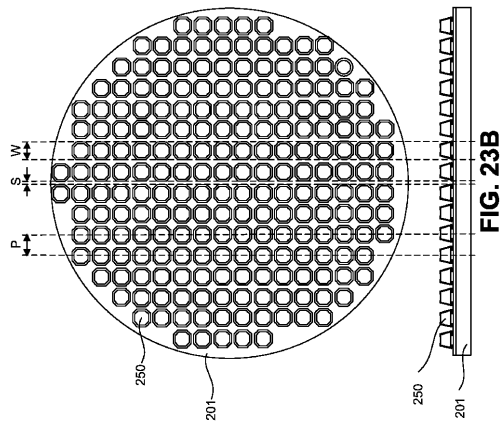
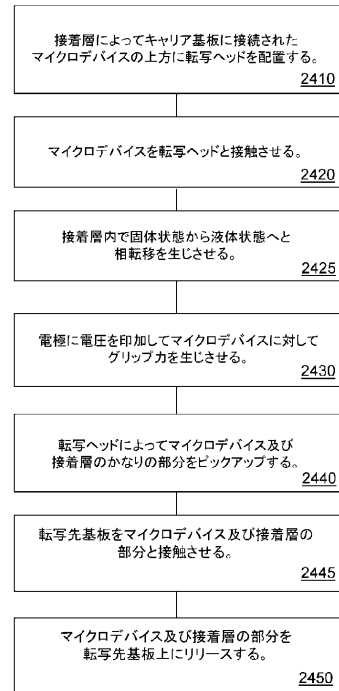


FIG. 23A

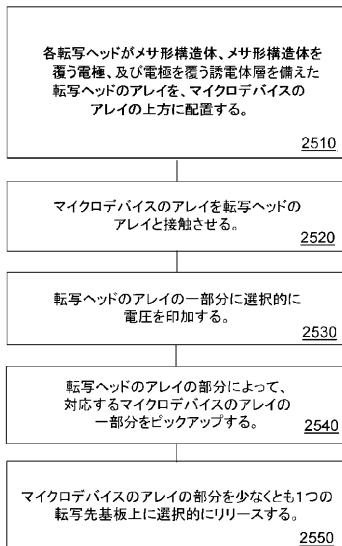
【図 23B】



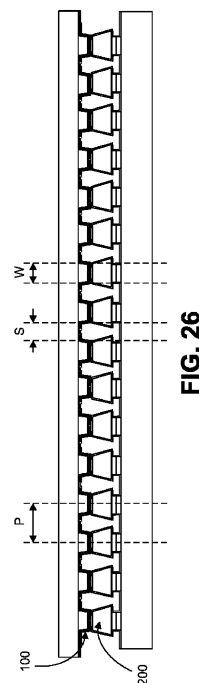
【図 24】



【図 25】



【図 26】



【図 27】

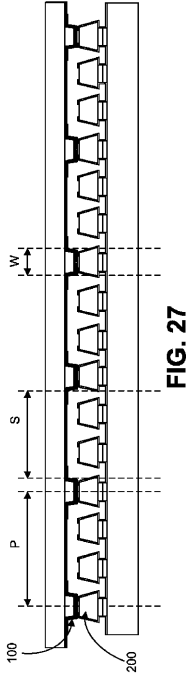


FIG. 27

【図 28】

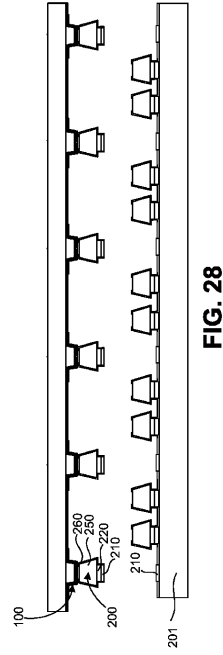


FIG. 28

【図 29】

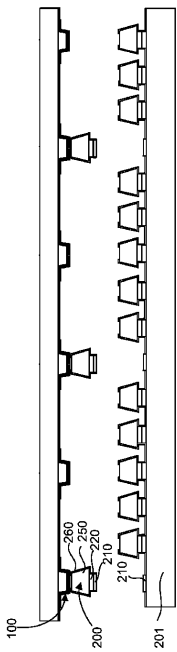


FIG. 29

【図 30】

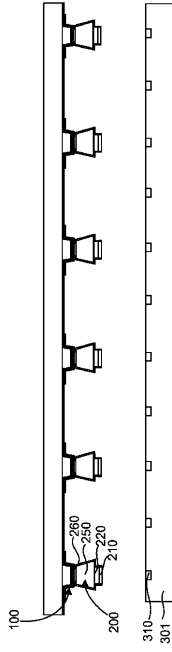
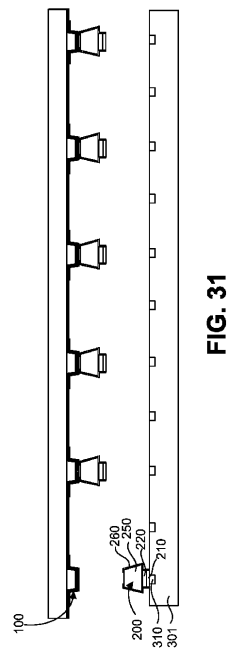
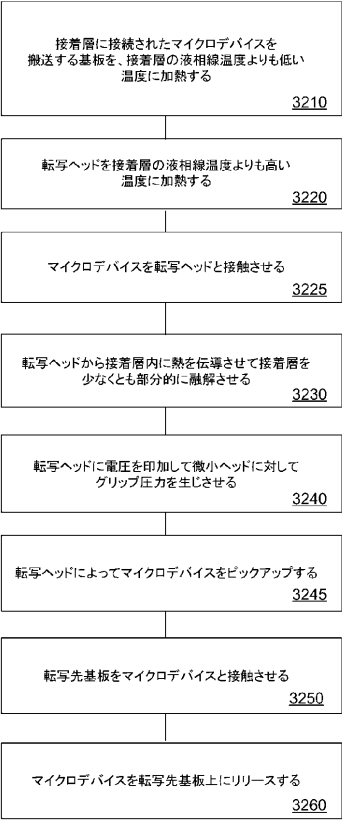


FIG. 30

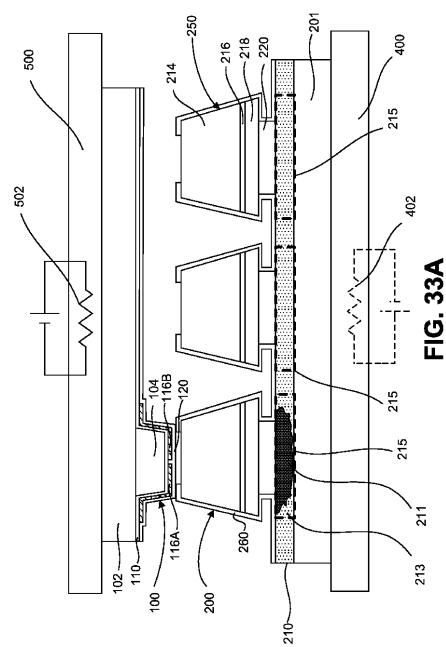
【 図 3 1 】



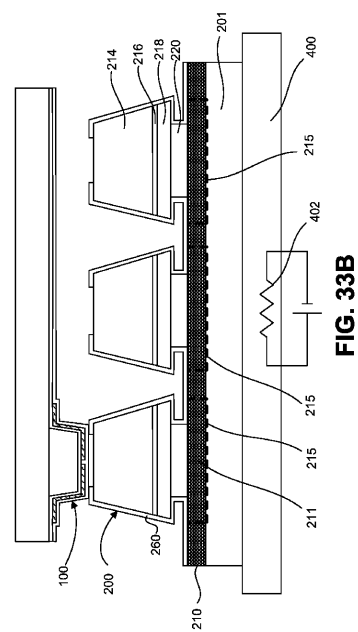
【 図 3 2 】



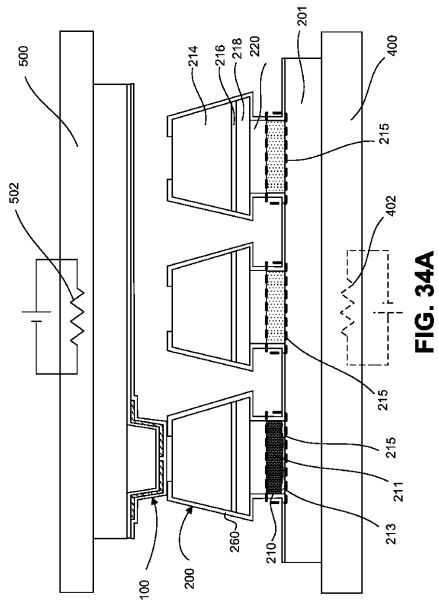
【 図 3 3 A 】



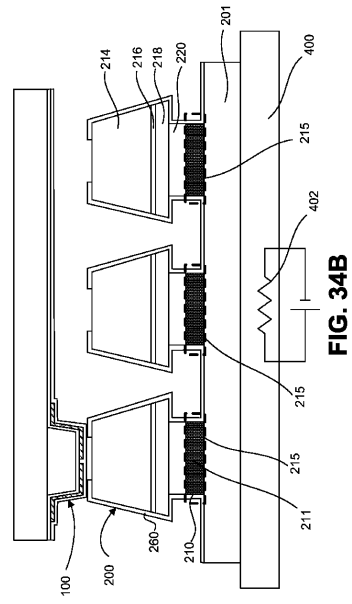
【 図 3 3 B 】



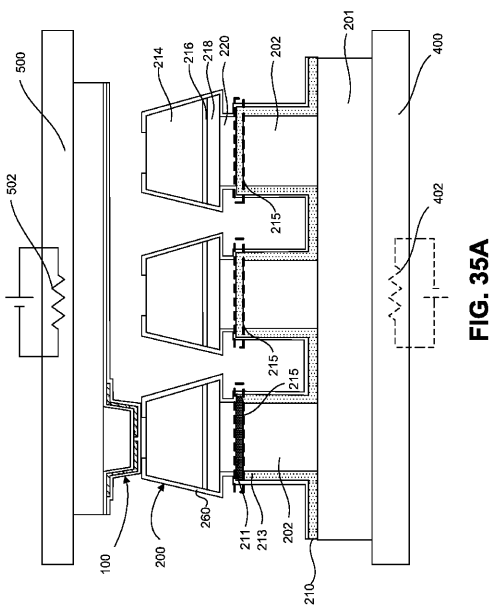
【 図 3 4 A 】



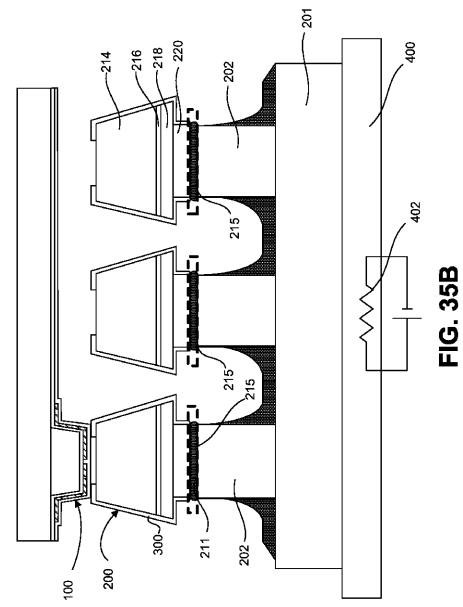
【 図 3 4 B 】



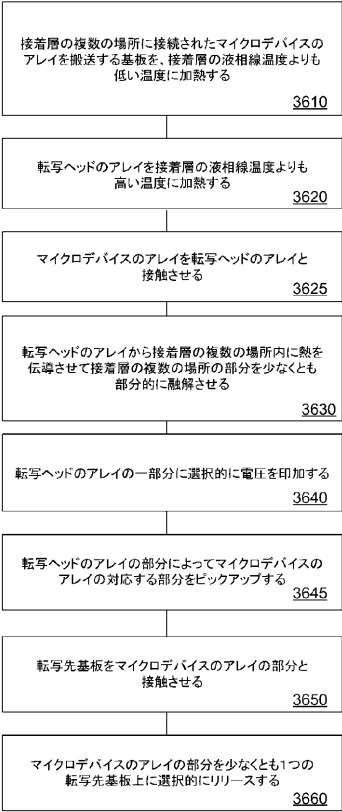
【 ㊦ 3 5 A 】



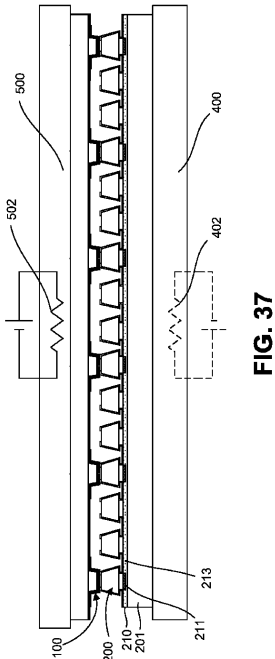
【 ㊦ 3 5 B 】



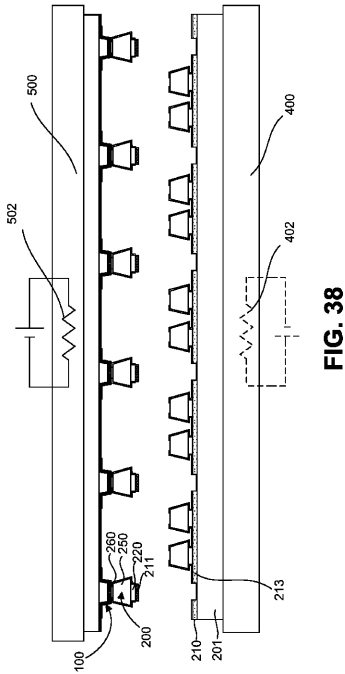
【 図 3 6 】



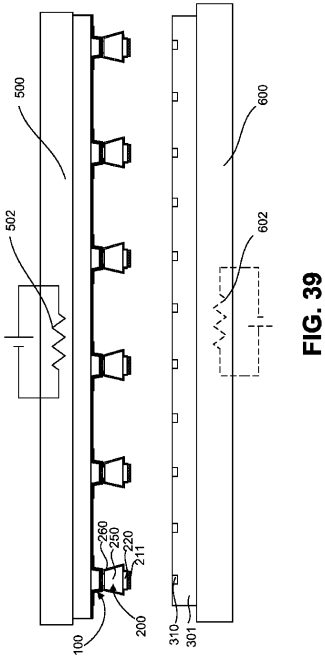
【 図 3 7 】



【 図 3 8 】



【 図 3 9 】



【図 40】

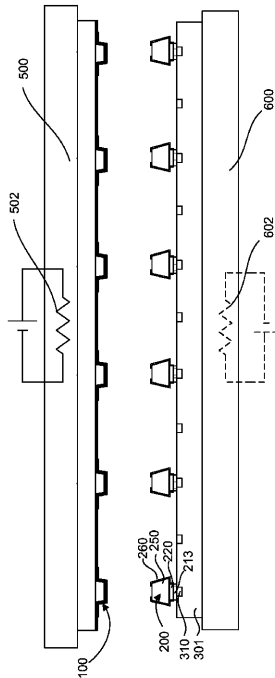


FIG. 40

【手続補正書】

【提出日】平成26年9月18日(2014.9.18)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

ヒータアセンブリと、
 静電転写ヘッドのアレイを支持するベース基板と、
 を備え、

各静電転写ヘッドが、 x 及び y の二次元に $1 \sim 100 \mu\text{m}$ 程度の寸法のメサ形構造体を含み、前記ヒータアセンブリが各静電転写ヘッドを 156.7 よりも高い温度に加熱するように構成されている、転写ヘッドアセンブリ。

【請求項 2】

前記ヒータアセンブリが発熱体及び熱分配プレートを含む、請求項 1 に記載の転写ヘッドアセンブリ。

【請求項 3】

各静電転写ヘッドの前記メサ形構造体を覆う誘電体層を更に備える、請求項 1 に記載の転写ヘッドアセンブリ。

【請求項 4】

各静電転写ヘッドが単極電極の構成を組み込む、請求項 1 に記載の転写ヘッドアセンブリ。

【請求項 5】

各静電転写ヘッドが双極電極の構成を組み込む、請求項 1 に記載の転写ヘッドアセンブリ。

【請求項 6】

各メサ形構造体が前記ベース基板と一体的に形成されている、請求項 3 に記載の転写ヘッドアセンブリ。

【請求項 7】

前記誘電体層が $0.5 \sim 2.0 \mu\text{m}$ 厚である、請求項 3 に記載の転写ヘッドアセンブリ。

【請求項 8】

各メサ形構造体が $1 \sim 5 \mu\text{m}$ 厚である、請求項 3 に記載の転写ヘッドアセンブリ。

【請求項 9】

各静電転写ヘッドが、 $1 \sim 100 \mu\text{m}$ 程度の別個のマイクロデバイスに別個の静電グリップ圧力を印加するように構成されている、請求項 1 に記載の転写ヘッドアセンブリ。

【請求項 10】

各静電転写ヘッドが、各メサ形構造体の x 及び y の二次元に $1 \sim 100 \mu\text{m}$ 程度の寸法の 1 対のメサ形構造体を含む、請求項 5 に記載の転写ヘッドアセンブリ。

【請求項 11】

各メサ形構造体が、前記ベース基板と一体的に形成されている、請求項 10 に記載の転写ヘッドアセンブリ。

【請求項 12】

各メサ形構造体及び前記ベース基板がシリコンを含む、請求項 11 に記載の転写ヘッドアセンブリ。

【請求項 13】

各静電転写ヘッドの前記 1 対のメサ形構造体を覆う誘電体層を更に備える、請求項 12 に記載の転写ヘッドアセンブリ。

【請求項 14】

ヒータアセンブリと、
静電転写ヘッドのアレイを支持するベース基板と、
を含み、
各静電転写ヘッドが、 x 及び y の二次元に $1 \sim 100 \mu\text{m}$ 程度の寸法でメサ形構造体を含み、前記ヒータアセンブリが各静電転写ヘッドを 156.7 よりも高い温度に加熱するように構成されている、転写ヘッドアセンブリと、
キャリア基板ヒータアセンブリと、
を備える、転写ツール。

【請求項 15】

前記キャリア基板ヒータアセンブリがキャリア基板を 146.7 に加熱するように構成されている、請求項 14 に記載の転写ツール。

【請求項 16】

前記キャリア基板ヒータアセンブリがキャリア基板を 349 に加熱するように構成されている、請求項 14 に記載の転写ツール。

【請求項 17】

前記キャリア基板ヒータアセンブリが、キャリア基板用発熱体及びキャリア基板用熱分配プレートを含む、請求項 14 に記載の転写ツール。

【請求項 18】

転写先基板ヒータアセンブリを更に備える、請求項 14 に記載の転写ツール。

【請求項 19】

前記転写先基板ヒータアセンブリが、転写先基板を 146.7 に加熱するように構成されている、請求項 18 に記載の転写ツール。

【請求項 20】

前記転写先基板ヒータアセンブリが、転写先基板を 349 に加熱するように構成され

ている、請求項 18 に記載の転写ツール。

【 国際調査報告 】

INTERNATIONAL SEARCH REPORT		International application No. PCT/US2012/064221
A. CLASSIFICATION OF SUBJECT MATTER		
<i>H01L 21/677(2006.01)i, H05K 13/04(2006.01)i, H05K 13/02(2006.01)i, B65G 49/07(2006.01)i, B65G 47/91(2006.01)i</i>		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols) IPC: H01L 21/677; H05B 33/00; H05B 33/14; B32B 38/10; H01L 21/00; B23K 31/02; H05K 13/04; B65G 49/07		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Korean utility models and applications for utility models Japanese utility models and applications for utility models		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) eKOMPASS(KIPO internal) & Keywords: led, micro device, heat, bond, pick, voltage, and substrate		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 7989266 B2 (BORTHAKUR et al.) 02 August 2011 See column 5, lines 26-64, and figure 7.	1-24
A	US 7854365 B2 (LI et al.) 21 December 2010 See column 3, lines 1-41 and figure 1.	1-24
A	WO 2005-099310 A2 (ARTICULATED TECHNOLOGIES, LLC et al.) 20 October 2005 See pages 101-102 and figures 115-118.	1-24
A	US 2008-0283190 A1 (PAPWORTH et al.) 20 November 2008 See paragraph [0043] and figures 5-6.	1-24
A	US 2007-0048902 A1 (HIATT et al.) 01 March 2007 See paragraphs [0036]-[0037] and figure 6.	1-24
☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 27 March 2013 (27.03.2013)		Date of mailing of the international search report 29 March 2013 (29.03.2013)
Name and mailing address of the ISA/KR  Korean Intellectual Property Office 189 Cheongsa-ro, Seo-gu, Daejeon Metropolitan City, 302-701, Republic of Korea Facsimile No. 82-42-472-7140		Authorized officer CHOI, Hyun Goo Telephone No. 82-42-481-8288 

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.

PCT/US2012/064221

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 7989266 B2	02.08.2011	US 2010-323469 A1	23.12.2010
US 7854365 B2	21.12.2010	CN 101728288 A	09.06.2010
		CN 101728288 B	20.07.2011
		JP 05-026492 B2	29.06.2012
		JP 2010-103541 A	06.05.2010
		KR 10-1183824 B1	19.09.2012
		KR 10-2010-0047145 A	07.05.2010
		MY 145243 A	10.01.2012
		TW 201021135 A	01.06.2010
		US 2010-0105172 A1	29.04.2010
WO 2005-099310 A2	20.10.2005	AU 2005-232074 A1	20.10.2005
		CA 2560701 A1	20.10.2005
		CN 101088140 A	12.12.2007
		CN 101088140 B	03.11.2010
		EP 1736035 A2	27.12.2006
		EP 1736035 A4	07.01.2009
		EP 2041790 A2	01.04.2009
		JP 2007-531321 A	01.11.2007
		KR 10-0880812 B1	30.01.2009
		KR 10-2007-0011419 A	24.01.2007
		MX PA 06011114 A	25.01.2007
		US 2005-0211998 A1	29.09.2005
		US 2005-0212007 A1	29.09.2005
		US 2005-0212406 A1	29.09.2005
		US 2005-0214962 A1	29.09.2005
		US 2005-0214963 A1	29.09.2005
		US 2006-0252336 A1	09.11.2006
		US 2007-0026570 A1	01.02.2007
		US 2007-0026571 A1	01.02.2007
		US 2007-0090387 A1	26.04.2007
		US 2007-0105250 A1	10.05.2007
		US 2007-0194332 A1	23.08.2007
		US 2007-0290217 A1	20.12.2007
		US 2008-0067527 A1	20.03.2008
		US 2008-0191220 A1	14.08.2008
		US 2009-0261357 A1	22.10.2009
		US 2010-0084665 A1	08.04.2010
		US 7052924 B2	30.05.2006
		US 7217956 B2	15.05.2007
		US 7259030 B2	21.08.2007
		US 7294961 B2	13.11.2007
		US 7427782 B2	23.09.2008
		US 7476557 B2	13.01.2009
		US 7677943 B2	16.03.2010
		US 7723733 B2	25.05.2010
		US 7858994 B2	28.12.2010
		US 7863760 B2	04.01.2011

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No.

PCT/US2012/064221

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 2008-0283190 A1	20.11.2008	US 7952107 B2	31.05.2011
		US 8129730 B2	06.03.2012
		WO 2005-099310 A3	15.03.2007
		WO 2007-149362 A2	27.12.2007
		WO 2008-051596 A2	02.05.2008
US 2008-0283190 A1	20.11.2008	EP 2146924 A1	27.01.2010
		EP 2146924 A4	07.03.2012
		JP 2010-525580 A	22.07.2010
		TW 200908164 A	16.02.2009
		TW 200908189 A	16.02.2009
		TW 200911678 A	16.03.2009
		US 2008-283197 A1	20.11.2008
		US 2008-283198 A1	20.11.2008
US 2007-0048902 A1	01.03.2007	WO 2008-141359 A1	27.11.2008
		US 7498240 B2	03.03.2009

フロントページの続き

(31)優先権主張番号 61/597,658

(32)優先日 平成24年2月10日(2012.2.10)

(33)優先権主張国 米国(US)

(31)優先権主張番号 13/372,422

(32)優先日 平成24年2月13日(2012.2.13)

(33)優先権主張国 米国(US)

(81)指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC

(74)代理人 100109070

弁理士 須田 洋之

(74)代理人 100109335

弁理士 上杉 浩

(74)代理人 100120525

弁理士 近藤 直樹

(72)発明者 ビブル アンドレアス

アメリカ合衆国 カリフォルニア州 9 5 0 5 4 サンタ クララ ワイヤット ドライブ 1 7 0 5

(72)発明者 ヒギンソン ジョン エイ

アメリカ合衆国 カリフォルニア州 9 5 0 5 4 サンタ クララ ワイヤット ドライブ 1 7 0 5

(72)発明者 ロー フン - ファイ スティーブン

アメリカ合衆国 カリフォルニア州 9 5 0 5 4 サンタ クララ ワイヤット ドライブ 1 7 0 5

(72)発明者 フー シン - ファ

アメリカ合衆国 カリフォルニア州 9 5 0 5 4 サンタ クララ ワイヤット ドライブ 1 7 0 5

Fターム(参考) 5F047 AA17 BA17 BB01 BB18 CA08 FA07

5F142 AA56 BA32 CA13 CB23 CD02 FA32 GA01 GA21

专利名称(译)	微器件转移头的加热器组件和转移微器件的方法		
公开(公告)号	JP2015500561A	公开(公告)日	2015-01-05
申请号	JP2014542348	申请日	2012-11-08
[标]申请(专利权)人(译)	カシ视图技术公司		
申请(专利权)人(译)	カシ视图技术公司		
[标]发明人	ビブルアンドレアス ヒギンソンジョンエイ ローフンファイスティーブン フーシンファ		
发明人	ビブル アンドレアス ヒギンソン ジョン エイ ロー フン-ファイ スティーブン フー シン-ファ		
IPC分类号	H01L33/48 H01L21/52		
CPC分类号	H01L21/67144 H01L24/83 H01L24/97 H01L2224/83005 H01L2224/97 H01L2924/12041 H01L2924/14 H01L2924/1461 H01L24/75 H01L24/95 H01L2221/68368 H01L2224/75725 H01L2224/7598 H01L2224 /95001 H01L2924/10253 H01L2924/10329 H01L2924/12042 H01L2924/1421 H01L2924/1431 H01L2924/1434 Y10T156/1153 Y10T156/17 Y10T156/1705 Y10T156/1707 Y10T156/1744 Y10T156 /1749 Y10T156/1776 Y10T156/1911 H01L2224/83 H01L2924/00 H01L21/67712 H01L21/67733 B32B38/18 H01L25/0753 H01L29/167 H01L33/62 H01L2224/75252 H01L2933/0066		
FI分类号	H01L33/00.400 H01L21/52.C		
F-TERM分类号	5F047/AA17 5F047/BA17 5F047/BB01 5F047/BB18 5F047/CA08 5F047/FA07 5F142/AA56 5F142 /BA32 5F142/CA13 5F142/CB23 5F142/CD02 5F142/FA32 5F142/GA01 5F142/GA21		
代理人(译)	西岛隆义 须田博之 上杉 浩 近藤直树		
优先权	61/561706 2011-11-18 US 61/594919 2012-02-03 US 61/597109 2012-02-09 US 61/597658 2012-02-10 US 13/372422 2012-02-13 US		
其他公开文献	JP5783481B2		
外部链接	Espacenet		

摘要(译)

公开了一种转移微型器件和微型器件阵列的方法。承载连接到结合层的微型器件的载体衬底被加热到低于结合层的液相线温度的温度，并且转移头被加热到高于结合层的液相线温度的温度。在使微型器件与转移头接触时，来自转移头的热量转移到结合层中，以至部分地熔化结合层。施加到转移头的电压产生抓取力，该抓取力从载体基底拾取微型器件。

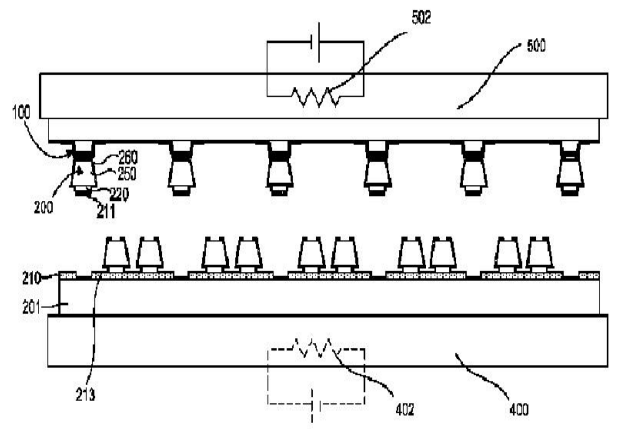


FIG. 38